

# GaAsSb/InGaAs ヘテロ接合を用いたダブルゲートトンネル FET における SS と ON 電流のボディ幅依存性

## Body Width Dependence of Subthreshold Slope and On-Current in GaAsSb/InGaAs Double-Gate Vertical Tunnel FETs

東工大院理工 ○大橋 一水, 藤松 基彦, 宮本 恭幸  
 Tokyo Tech ○K. Ohashi, M. Fujimatsu, and Y. Miyamoto  
 E-mail: ohashi.k.ag@m.titech.ac.jp

### 1. はじめに

室温における MOSFET の SS が理論的に 60mV/dec に制限される。MOSFET の理論限界を破ることが可能である低消費電力デバイスとしてトンネル FET の開発が急がれている。トンネル FET は低い OFF 電流と急峻な SS が期待されるが、ON 電流が従来の MOSFET に比べて劣ってしまう。そこで急峻な SS と高い ON 電流を同時に得ることが必要である。

### 2. シミュレーション

Fig. 1 にシミュレーションに用いたトンネル FET の構造を示す。Fig. 2 にボディ幅に対する ON 電流を示す。このときドレイン電圧, ゲート電圧ともに 0.3V であり, EOT = 1.0, 2.5, 4.0 nm とした。すべての EOT においてボディ幅を狭くするにつれて ON 電流が向上していることがわかる。

### 3. 実験

次に GaAsSb/InGaAs ヘテロ接合を用いたトンネル FET のボディ幅依存性を実験的に観測した<sup>[1,2]</sup>。Fig. 3 に EOT = 1.6, 3.2, 4.0 nm を有するトンネル FET の SS におけるボディ幅依存性を示す。Fig. 3 からシミュレーションと実験の両方からボディ幅が狭くなるにつれて SS が急峻になっていることがわかる。しかしすべてのボディ幅において、シミュレーション値に比べ実験値のほうが大きい SS となっている。これは界面準位の影響と考えられる<sup>[2]</sup>。

### 4. 謝辞

本研究は日本学術振興会科学研究費補助金及び総務省戦略的情報通信研究開発推進制度 (SCOPE) の助成を得て行われた。研究にご協力いただいた GNC-AIST (現東芝) 入沢寿史博士に感謝する。

### 5. 参考文献

[1] M. Fujimatsu, H. Saito, and Y. Miyamoto, SSDM (2011) A-4-1.  
 [2] M. Fujimatsu, H. Saito, and Y. Miyamoto, IPRM (2012) 25.

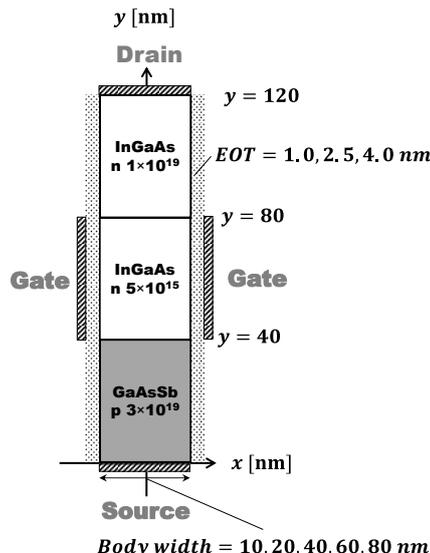


Fig.1 トンネル FET のシミュレーション構造

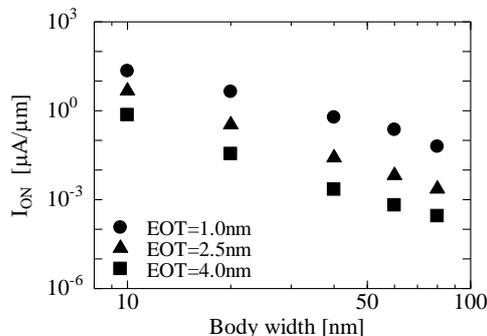


Fig.2 ボディ幅に対する ON 電流依存性

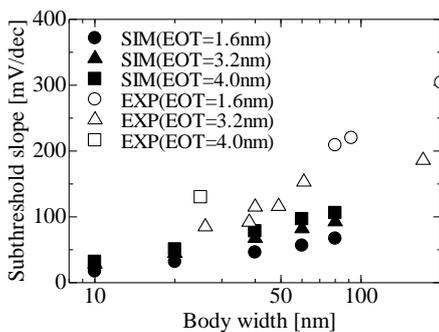


Fig.3 ボディ幅に対する SS 依存性