

低分子真空蒸着における成膜速度の超高速化と FET 特性への影響

Ultra-high-speed vacuum deposition of small molecules and
its influence on FET characteristics

奈良先端大物質創成 寺岡 拓麻, 松原 亮介, 小島 広孝, 中村 雅一

NAIST 寺岡 拓麻, Ryosuke Matsubara, Hiroataka Kojima, Masakazu Nakamura

E-mail: teraoka.takuma.tg9@ms.naist.jp

有機低分子薄膜の作製法において、真空蒸着法は、膜厚、純度、および、混合組成比の制御性に優れ、材料や基板の選択肢も広いという多くの利点がある。しかし、大面積での薄膜製造コストの高さが大量生産での採用を困難にしているのが現状である。高コストとなる理由として、(1) 一般的な真空蒸着装置では材料のロスが多いこと、および (2) 膜中への在留ガス成分混入を避けるために高真空が必要であり、特に大面積になるほど真空装置の導入および維持に膨大なコストがかかってしまうことが挙げられる。従って、走査型蒸着によって大面積に均一な薄膜をロスなく形成し、成膜速度を極端に大きくしてタクトタイムを短くし、さらに、高純度な薄膜を低真空中でも成膜することができれば、蒸着プロセスを低コスト化することができると考えられる。そこで本研究では、蒸着セル構造の改良によって成膜速度をどこまで上げられるかを検討し、有機半導体層蒸着速度による電界効果トランジスタ(FET)特性の変化について調べた。

高成膜速度での蒸着フラックス安定性の向上と材料ロス低減のため、射出口径(直径 d 、長さ l)を制限した高速蒸着用セル(図 1)を作製した。射出口径が $d=1\text{ mm}$ 、 $l=3\text{ mm}$ のセルを用いてペンタセン薄膜を成長させたところ、 100 mm 径程度の領域に、膜厚 30 nm の薄膜を 10 秒余りで成膜することができた。図 2 に高速蒸着用セルを用いて作製したペンタセン TFT のペンタセン成膜速度とキャリア移動度の関係を示す。成膜速度の増加に伴ってドメインサイズ、キャリア移動度共にやや低下しているものの、キャリア移動度の低下には飽和傾向が見られる。これは、結晶ドメインサイズがドメイン境界の空乏領域幅[1]と等しくなったことによる影響も考えられ、ペンタセンにおける外的要因を含まない場合の移動度に下限値が現れることを示している。このときの移動度は $0.2\text{ cm}^2/\text{Vs}$ 以上と、依然として比較的高い値を保っている。講演では、移動度以外の FET パラメータや X 線回折法を用いた結晶構造の評価結果についても報告し、成膜速度の影響をより詳しく考察する。

[1] 松原, 中村, 小島, 中村: 第 61 回応物学会春季講演会, p.12-097 (2014.3.19) 19p-E16-1.

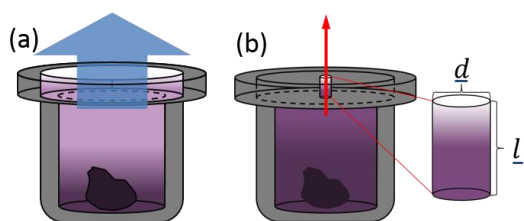


図 1: (a)従来のるつぼと(b)高速蒸着用セルの構造模式図

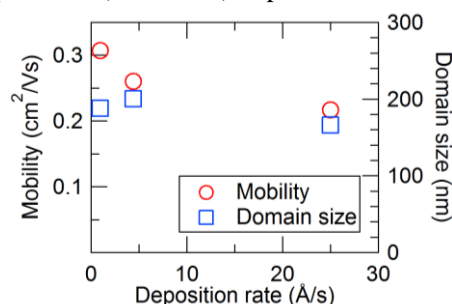


図 2: キャリア移動度と結晶ドメインサイズの成膜速度依存性