

GaAs (001) 表面上への平坦金属薄膜の形成

Growth of flat metal thin-film on GaAs(001) surface

東工大院理工 ○加来 滋, 今宮 健太, 津久井 雅之, 吉野 淳二

Tokyo Tech. ○Shigeru Kaku, Kenta Imamiya, Masayuki Tsukui, and Junji Yoshino

E-mail: kaku@ss.phys.titech.ac.jp

我々は半導体ヘテロ構造の界面評価手法として、弾道電子顕微鏡(BEEM)(Fig. 1)[1]に注目している。BEEM では、半導体表面上に、薄く・原子レベルに平坦な金属電極を室温付近で製膜することが望まれる。一方で、この条件を満たすのは容易ではなく、今回我々は GaAs(001)表面上の結晶成長という視点で、薄く・平坦な金属膜の形成について調べたので報告する。

BEEM は、走査トンネル顕微鏡(STM)を応用したもので、金属/半導体界面のショットキー障壁高さや、二重障壁量子井戸構造内の共鳴準位測定などに用いられている。また、理論的には 1nm 程度の分解能が可能であるが、針を試料上の一点に止めて行う I - V 測定(BEES)の報告が数多くある一方、一般的な STM 画像のような 2 次元走査画像の報告は少ない。この一因として、BEEM 用の理想的な平坦電極を得ることが難しく、現実には凹凸の激しい表面が BEEM 時の探針の走査に影響を与え、構造内部の輸送特性に由来する成分の測定を困難にすることが挙げられる。理想的な電極としては、弾道電子の通過のために十分に薄く、探針の走査がスムーズなように原子レベルで平坦であり、金属電極と半導体の界面が均質であることである。しかし、良質な金属/半導体界面を得るために比較的低温で製膜すると、電極膜の平坦性が損なわれるため、これらの両立が難しい。

今回我々は、GaAs(001)基板上に薄く・平坦にかつ室温付近で製膜可能な電極層の検討を行った。Fig. 2 は BEEM 用の電極として広く使われる Au(7nm)を室温で GaAs(001)上に蒸着した表面である。一方、Fe(1nm)をバッファ層として用い、Au を蒸着することで、テラスの広いより平坦な最表面が得られることが分かった(Fig. 3)。また、GaAs 上の薄膜成長においては、GaAs の再構成構造の違いや、電極層の蒸着レートなども重要なパラメータとなるため、これらの検討も行った。

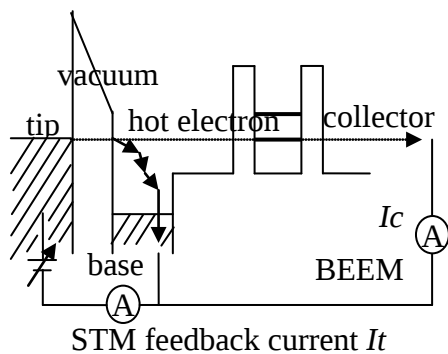


Fig.1 Schematic band diagram of a BEEM experiment.

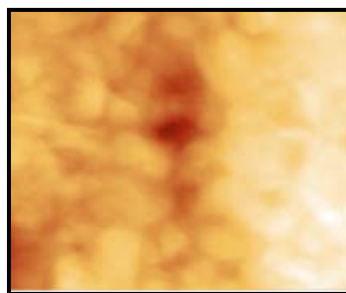


Fig. 2 (100nm×80nm)
STM image on Au(7nm)
surface on GaAs.

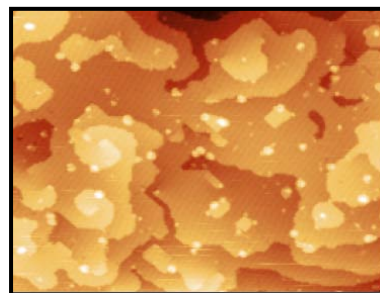


Fig. 3 (100nm×80nm)
STM image on Au(7nm)
surface on Fe(1nm)/GaAs.

[1] L.D. Bell and W.J. Kaiser, Phys. Rev. Lett. **61**, 2368 (1988).