

高速、パルス測定による Super Steep Cut Off SOI Device のヒステリシス特性の変化

Change of hysteresis characteristics by the high-speed and pulse measurement on Super Steep Cut Off SOI Device

金沢工大¹ 高エネ研² ○蔵本陽介¹ 井田次郎¹ 新井康夫²

Kanazawa Institute of Technology¹, KEK² Yosuke Kuramoto¹, Jiro Ida¹, Yasuo Arai²

E-mail:ida@neptune.kanazawa-it.ac.jp

1. はじめに

通常の MOSFET はサブスレッショルド係数(S 値)の理論下限が 60[mV/dec]となる。これを下回るデバイスとして Tunnel-FET などが検討されているが、SOIMOSFET でも S 値が理論下限を下回ることが知られている。

我々はこれまでに、Floating body (以下「FB」と Body tied (以下「BT」)構造を持つ SOIMOSFET において、S 値が 1[mV/dec]となることを確認した[1]。本研究では、そのメカニズムを解析するため、高速 IV とパルス測定を用い、ヒステリシス特性の測定を行った。

2. 実験方法

0.15 μm テクノロジー、SOI FB 構造および SOI BT 構造のデバイスを使用した。測定は、半導体パラメータアナライザ (B1500A

Agilent 社)を使用した。高速 IV 測定波形 (図 1(a)) およびパルス測定波形 (図 2(a)) をゲートに印加した。Sweep Width および Pulse Width を 10ms、100 μs 、1 μs と変化させ測定を行った。なお、パルス測定ではパルスのデューティ比は 50%とした。

3. 結果および考察

高速 IV 測定結果を図 1(b)、(c)に、パルス測定の結果を図 2(b)、(c)に示す。高速 IV 測定では Sweep Width を長くすることでヒステリシスの窓が狭まることが分かる。これは Body 内部に蓄積する過剰なキャリアの応答速度に起因すると考えられる。また、パルス測定では、Pulse Width によらずヒステリシスの窓が消失するのがわかる。これは、内部に蓄積する過剰なキャリアが少なくとも Gate が 1 μs オフすることで、消失するためと考えられる。

[1] T. Mori and J. Ida, IEEE S3S Conf. 2013, 6a.51-2pp

