17p-A11-10

O_2導入 Ar スパッタ法により形成した Al 添加 CeO_2 薄膜の特性評価

Characterization of Al doped CeO_2 thin films deposited by O_2 introduced Ar sputtering

法政理工[1]，㈱コメット[2]　○野谷　祐貴[1]，原　健太[1]，大澤　隆志[1]，青木　和也[1]，
藤山　啓太[1]，鈴木　摂[2]，石橋　啓次[2]，山本　康博[1]

Hosei Univ.[1],Comet Inc.[2],　○Yuki Notani[1], Kenta Hara[1], Takashi Osawa[1], Kazuya Aoki[1],
Keita Fujiyama[1], Setsu Suzuki[2], Keiji Ishibashi[2], Yamamoto Yasuhiro[1]

E-mail: yuki.notani.4v@stu.hosei.ac.jp

MOS トランジスタゲート絶縁膜に用いる新材料として CeO_2 は Si との格子不整合率が 0.35%と低く相性が良いことから、有望な high-k 材料の一つである。これまでの研究で、スパッタ法により Si(100)基板上に形成した CeO_2 薄膜は室温でも堆積直後に結晶化すること[1]、膜中に Al を添加することによって結晶化を抑制できることが判明している[2]。また、室温にて形成した Al 添加 CeO_2 薄膜に大気雰囲気でのアニール処理を施した際、200℃ではリーク電流の減少がみられるものの、300℃以上の温度ではリーク電流の増大がみられた。さらに、大気雰囲気でアニールすることにより誘電率が上昇することが分かった。

ここで用いたターゲットは、金属アルミニウムを使用しているため膜中の酸素不足が懸念される。したがって、本研究では、スパッタ法により Si(100)基板上への Al 添加 CeO_2 薄膜の堆積時に酸素を導入することで膜中の酸素不足の解消を試み、堆積条件やアニール条件による電気特性の変化を評価した。その結果、I-V 特性では酸素導入 2%、5%の場合 200℃アニールを行ったときにリーク電流を抑えることができた。しかし、400℃でアニールを施したとき、リーク電流の増加を示した。一方、XRD スペクトルは $CeAlO_3$ を示しており、リーク電流との関係性について言及する。以下の図 1 及び図 2 に、酸素導入量とアニール温度を変化させた時のリーク電流(図 1)と堆積時の酸素導入量 5%時の XRD スペクトル(図 2)の変化を示す。

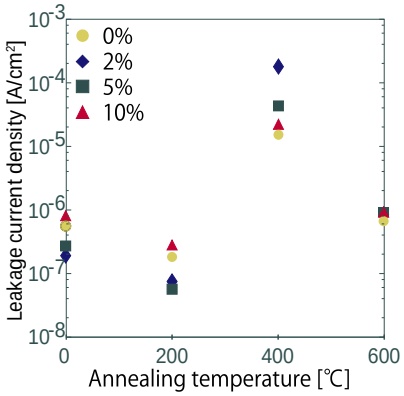


図 1　リーク電流の変化

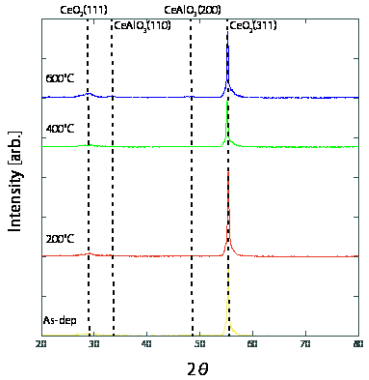


図 2　酸素導入 5%時の XRD スペクトル

参考文献：[1]Ha-Yong Lee et al. Surface and Coatings Technology 173 (2003)
[2]第 72 回応用物理学会学術講演会　講演予稿集　31a-D-12

© 2014 年　応用物理学会