17p-A14-3

洗浄プロセス要求品質を検討する新しい取り組み
－ STRJ・SEMI・INE 連携の必要性 －

A new approach to establish a novel standard of required qualities for cleaning processes

- A necessity of collaboration with STRJ, SEMI, and INE -

東芝　セミコンダクター&ストレージ社　半導体研究開発センター　冨田　寛

TOSHIBA Semiconductor and Storage Products Company, CSRD

Hiroshi Tomita

E-mail: hiroshi4.tomita@toshiba.co.jp

2014 年現在、300mm ウェーハ対応半導体製造装置を使った半導体デバイスの製造は主に DRAM、NAND に代表されるメモリデバイス、ロジックデバイスに続き、ディスクリートデバイス、並びに CMOS イメージセンサー等、MEMS を除く殆どのデバイスにて行われている。デバイスを高歩留りで製造するのに欠かすことが出来ない「洗浄プロセスに対する要求」はデバイス毎にポイントが異なり、微細化が進むメモリーにおいては「半導体微細パターンの閉塞・倒壊を抑制すること」、低欠陥密度が要求されるロジックでは、半導体デバイス製造歩留りに影響を及ぼす「半導体基板上のパーティクルを逆汚染、転写汚染させずに除去すること」、高い清浄度が要求されるイメージセンサーではイオン注入工程、ドライエッチング工程等の後洗浄時に「金属不純物を逆汚染、転写汚染させずに除去すること」等が必要になっている。

国際半導体技術ロードマップ(International Technology Roadmap for Semiconductor : ITRS)にて上記要求値のロードマップ化が進められているが、半導体洗浄装置、洗浄プロセス、材料等に対しての要求品質(仕様)は上記デバイス毎に異なるため、現在、これらの要求品質項目と仕様(数値化)を JEITA 半導体部会、半導体技術ロードマップ委員会、ワーキンググループ 11 (Semiconductor Technology Roadmap Committee of Japan : STRJ-WG11)において「見える化」を検討している(参考文献 1)。

その見える化された課題と要求品質仕様を半導体製造装置、純水、薬品、材料、パーツメーカー各社にてグローバル、且つオープンに定性・定量的な議論ができるように必要に応じて「新しい標準の作成」を SEMI(Semiconductor Equipment and Materials International) Liquid Chemical Committee (LC 委員会)にて行っている。現在 ITRS ロードマップでは規定されていない半導体洗浄装置、並びに塗布装置等の Point of Process (POP)、並びに Point of Use (POU)での液体材料のパーティクル、金属不純物の計測標準手法を議論している。上述の「洗浄プロセスに対する要求」は経験的、実験的な根拠(微細パターンが乾燥時に閉塞する、洗浄してもパーティクルが取れない、ウェーハ上のメタル不純物レベルをこれ以下には下げられない、等々)に基づいていることが多く、上述の様なナノサイズの自然現象を例えば力学的、物理化学的、或は電気化学的(静電気)な理解まで成されていないことが問題となっている。

応用物理学会、界面ナノ電子研究会(Professional Group of Interfacial Nano Electrochemistry：INE)はウエット処理技術に関係するエンジニア、大学研究者など産学共同メンバーから構成された研究会であり、「洗浄プロセスにおける見える化された課題」に対して「固体・液体界面の現象をナノレベルで電気化学的、力学的な見地などから学術的に明らかにする」と言う基本方針の元に活動をおこなっている。上記問題解決のためには、STRJ/SEMI/INE の連携が必要である。INE には STRJ/SEMI と連携し、世界の半導体(洗浄)ビジネスに貢献して頂くことを期待している。

参考文献 1：2013 年度　STRJ（半導体技術ロードマップ委員会）ワークショップ　WG11 報告　(2014/3/7)

© 2014 年　応用物理学会