

枚葉洗浄 System において Wafer 帯電除去の課題 Challenge of wafer charge removal for Single wet clean system

東京エレクトロン九州 (株), ○戸島孝之

Tokyo Electron Kyushu LTD, Takayuki Toshima

E-mail: takayuki.toshima@tel.com

近年、デバイスの微細化が進み、Wafer 表面積が拡大し Wafer の帯電による膜のダメージが見られるようになってきた。枚葉洗浄 System において Wafer への帯電抑制は、過去から検討されてきたが、他の System で発生した Wafer の帯電を枚葉洗浄 System で除去する課題に関しては、多くは検討されていない。

そこで、Etcher System で発生した Wafer の帯電を例にして、枚葉洗浄 System で除去する場合の課題と、対策について報告する。

1) 枚葉洗浄 System における Wafer 帯電に関して

最近の枚葉洗浄 System で発生する、Wafer への帯電は、Co₂ を溶解した純水のような、機能水を使用すること、および、処理中の Wafer の接地を工夫することで、対策されている。その対策を施されている System において、洗浄プロセスの帯電に影響するのは、リンス時間、リンス回転数の影響が大きいことを紹介する。

2) Etch System で帯電した Wafer の枚葉洗浄 System での除去に関して

一般的な洗浄プロセスを行ったときの、帯電の除去性と、その課題と対策を紹介する。