

三次元 Fin チャンネルを用いた MANOS 型フラッシュメモリの 作製及び電気特性評価

Fabrication and Characterization of 3D Fin-Channel MANOS Type Flash Memory

産総研¹, 物材研², 〇柳永助¹, 生田部俊秀², 松川貴¹, 遠藤和彦¹, 大内真一¹, 塚田順一¹,
山内洋美¹, 石川由紀¹, 水林亘¹, 森田行則¹, 右田真司¹, 太田裕之¹, 知京豊裕², 昌原明植¹
AIST¹, NIMS² °Y.X. Liu¹, T. Nabatame², T. Matsukawa¹, K. Endo¹, S. O'uchi¹, J. Tsukada¹, H. Yamauchi¹,
Y. Ishikawa¹, W. Mizubayashi¹, Y. Morita¹, S. Migita¹, H. Ota¹, T. Chikyow² and M. Masahara¹

E-mail: yx-liu@aist.go.jp

【緒言】今まで、我々は矩形断面形状の Fin チャンネルを持つ Tri-Gate (TG) と Double-Gate (DG) 構造フラッシュメモリの研究・開発を行い、短チャンネル効果耐性とメモリ特性の面において、TG 構造の方が DG 構造より優れていることが分かった[1]。今回は、三角断面形状の三次元 Fin チャンネルを持つ TG 構造 MANOS 型フラッシュメモリを作製し、その電気特性を評価したので報告する[2]。

【実験及び結果】デバイス作製には、(100)SOI ウエハを用い、三角断面形状の三次元 Fin チャンネルは結晶異方性ウェットエッチングで作製した。また、TG 構造は Fin チャンネル頂点部の SiO₂ ハードマスクを RIE で除去して作製した。ブロック絶縁膜材料としては、ALD-Al₂O₃ を用いた。Fig. 1 に、その作製した MANOS デバイスの SEM 写真を示しており、22 nm のゲートが確認できる。また、Fig. 2 からは、微細な三角断面形状の三次元 Fin チャンネルとデバイス構造パラメータが確認できる。作製した MANOS デバイスの初期しきい値(V_i)と S 係数のゲート長(L_g)依存性を評価した結果、その短チャンネル効果耐性は TEOS-SiO₂ ブロック絶縁膜を用いた MONOS デバイスの場合に比べ大きく向上していることが分かった。Fig. 3 に、異なるゲート長 L_g = 22 nm と 93 nm を持つ MANOS セルトランジスタの書込・消去(P/E)後の I_d-V_g 特性を示しており、L_g = 22 nm デバイスの正常なメモリ特性が確認できる。また、MANOS デバイスの P/E 速度とメモリウィンドーを評価した結果、MONOS デバイスの場合に比べ大きく改善されていることも分かった。これらの性能向上は、Al₂O₃ ブロック絶縁膜の高誘電率効果によるものであると考えられる。

【謝辞】本研究の一部は、NEDO プロジェクト「ナノテク・先端部材実用化研究開発」の助成を受けて行われた。[1] Y. X. Liu et al., SSDM (2011), p. 985. [2] Y. X. Liu et al., SNW (2014).

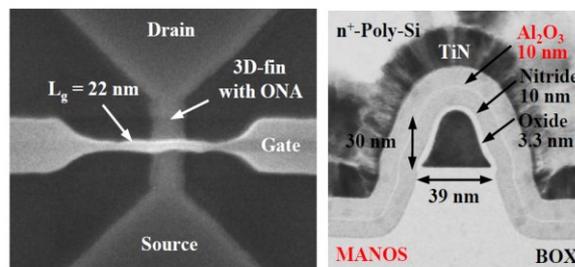


Fig. 1. SEM image of the fabricated 3D fin-channel MANOS type flash memory after gate formation.

Fig. 2. Cross-sectional STEM image of the fabricated 3D fin-channel MANOS device.

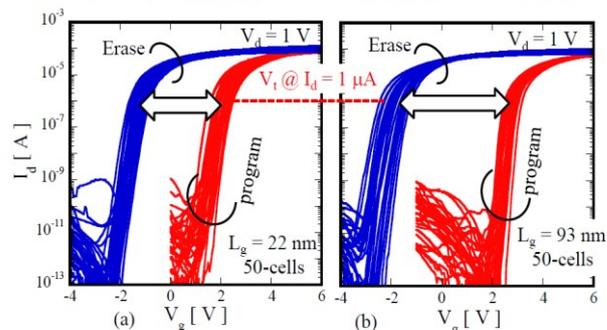


Fig. 3. I_d-V_g characteristics of the fabricated 3D fin-channel MANOS type flash memories with different L_g values of (a) 22 nm and (b) 93 nm after one P/E cycle. P/E condition: program @ V_g = 16 V, t = 50 μs, erase @ V_g = -16 V, t = 20 ms.