

2 つのシリコン 2 重量子ドットデバイス間の静電結合観測

Observation of the electrostatic coupling between two silicon double quantum dots

東工大量子ナノエレ研セ¹, 東工大電子物理²

○呂 逸¹, 堀部 浩介¹, 小寺 哲夫², 小田 俊理¹

QNERC¹ & Dept. of Phys. Electron.², Tokyo Tech.,

°Yi Lu¹, Kousuke Horibe¹, Tetsuo Koderu², and Shunri Oda¹

E-mail: ro.y.aa@m.titech.ac.jp

【背景】量子情報処理の実現を目標として、半導体の量子ドット内に閉じ込めた電子のスピンの向きの重ねあわせを利用した量子ビットが注目されている。その材料として、情報処理に必要となる長いコヒーレンス時間が期待される核スピンを持たない Si 系が挙げられる。現在、単一量子ビット内のスピン操作^[1]が報告されているが、量子情報処理を実現させるためには、多数の量子ビットを静電結合させ、同時に操作する必要がある。これまで、我々は量子ビットとなる 2 重量子ドット内における静電結合の観測に成功した^[2]。そこで、本研究では操作に向けた 2 つの 2 重量子ドット間の静電結合観測を報告する。

【実験・結果】Silicon-on-insulator (SOI)基板の Si 層を電子線リソグラフィとドライエッチングにより 2 重結合量子ドット(DQD)と電荷検出センサ(CS)に加工し、絶縁膜堆積後にトップゲート(TG)を形成することによる MOS 構造のデバイスを作製した。Fig.1 は作製した MOS 構造デバイスの走査型電子顕微鏡(SEM)写真である。Fig.1 における $V_{SG1\sim4}$ と $V_{SG5,6}$ はそれぞれ DQD_{1,2} と CS_{1,2} のポテンシャルを変調するサイドゲートである。デバイス測定は温度 4.2K で行った。トップゲート $V_{TG}=2.0V$ で、DQD₁ と DQD₂ のサイドゲート $V_{SG1\sim4}$ の電圧をスイープしたときの電荷安定状態図を CS₁ で検出した。Fig.2 a)は CS₁ を流れる電流値の微分コンダクタンスを示し、2 種類の電荷安定状態図を観測した。拡大図 Fig.2 b)の緑丸で囲んでいる部分で、交差している点で新たな電荷 3 重点の観測に成功した。したがって、DQD₁ と DQD₂ が静電結合していることが示唆される。

【謝辞】本研究は、科研費 (26630151, 26709023)、文部科学省イノベーションシステム整備事業の助成の基に遂行された。

[1] Pla J. J, et al., Nature 489 (2012): 541–545

[2] Yamahata G, et al., Phys. Rev. B 86 (2012): 115322

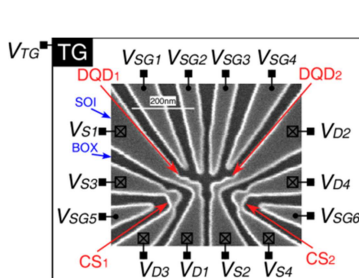


Fig. 1: SEM image of the device.

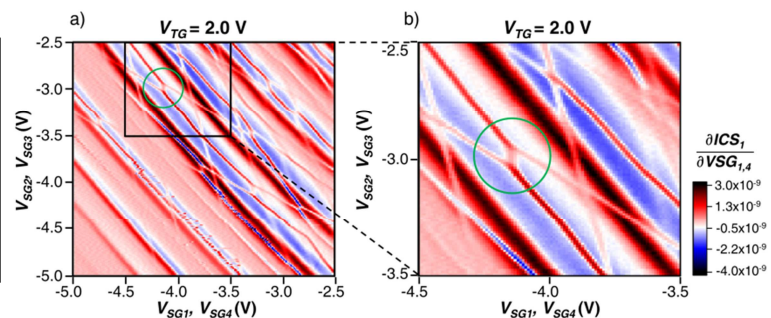


Fig. 2: Differential conductance of CS₁ as a function of $V_{SG1,4}$ and $V_{SG2,3}$.