

N₂O 酸化により形成した 4H-SiC(0001) MOSFET に対する 緩和無し V_{th} 変動評価

Application of Non-relaxation Method for the Threshold Voltage Instability under Gate

Stress to 4H-SiC (0001) MOSFET with N₂O Oxidation

産総研先進パワエレ¹, 富士電機² °染谷 満^{1,2}, 岡本 大¹, 原田 信介¹, 石森 均¹, 高須 伸次¹,
島山 哲夫¹, 武井 学², 児島 一聡¹, 米澤 喜幸¹, 福田 憲司¹, 奥村 元¹

AIST.¹, Fuji Electric Co. Ltd.², °M. Sometani^{1,2}, D. Okamoto¹, S. Harada¹, H. Ishimori¹, S. Takasu¹,

T. Hatakeyama¹, M. Takei², K. Kojima¹, Y. Yonezawa¹, K. Fukuda¹, H. Okumura¹

E-mail: m.sometani@aist.go.jp

[目的]

SiC-MOS デバイスにおいてゲートバイアスストレスによるターンオンのしきい値電圧 (V_{th}) 変動低減が課題となっている。前回の報告では V_{th} 変動の評価手法によりストレスと V_{th} 測定間での緩和量が変わるため、緩和を起こさずに V_{th} 変動を評価する手法(緩和無し法)が最も正確に V_{th} 変動量を評価できることを示した[1]。今回、本手法を N₂O 酸化により 4H-SiC(0001)上に形成した MOSFET に対して適用したので報告する。

[実験方法]

本研究では 4H-SiC(0001) Si 面上に形成した MOSFET を試料として用いた。ゲート酸化膜はドライ酸素雰囲気中で 50 nm 形成した熱酸化膜及び、それ N₂O 雰囲気下にて POA した酸化膜を用いた。 V_{th} 変動の評価法としては、(1) 従来の手法である、ゲート電極に任意時間のゲート電圧(V_g) ストレスを印加する前後のドレイン電流(I_d)- V_g 特性を、 V_g を 0 V から V_{th} 以上となる電圧の間で掃引して V_{th} を測定する手法(Sweep 法)及び、(2) ゲート電極にはストレス電圧を印加し続けた状態で、定電流の I_d を流すために必要なドレイン-ソース電圧(V_{ds})の変化から V_{th} 変動を評価する手法(緩和無し法)を用いた。

[結果・考察]

図 1 に Dry 酸化、及び Dry+N₂O 酸化を用いた MOSFET に対して、各手法で評価したゲートバイアスストレスによる V_{th} 変動値の比較を示す。ストレスは室温で 1000 秒印加し、ストレス電圧は+15 V である。Sweep 法では酸化手法による V_{th} 変動値の差は小さいが、緩和無し法で測定をすると、その差が大きくなっていることが分かる。このことから Sweep 法では測定することができない、高速に緩和をする捕獲電荷の量は酸化手法により異なることが示唆される。

謝辞

本研究は、総合科学技術会議により制度設計された最先端研究開発支援プログラムにより、日本学術振興会を通して助成されたものです。

[1] 染谷ら 2014 年第 61 回応用物理学会春季学術講演会 18p-E5-7

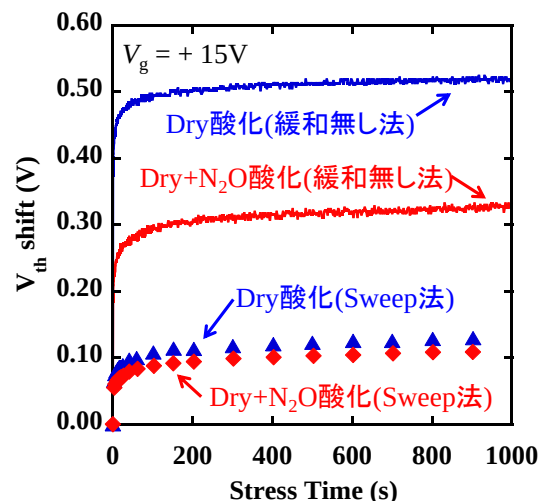


図 1. ゲートバイアスストレスによる V_{th} 変動値の酸化手法依存性