

SiC でもできたゲート酸化膜の信頼性向上

Reliability improvement in Gate Silicon Dioxide even on Silicon Carbide

フェニテック セミコンダクター, °南 真嗣

PHENITEC SEMICONDUCTOR, °Masashi Minami

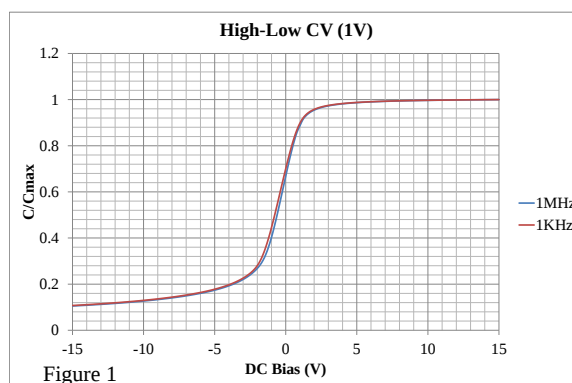
E-mail: m.minami@phenitec.co.jp

【はじめに】Si で予想されている限界を突破するために、様々な化合物半導体がつかわれてきたが、Si そのものの発展もあり、Si に置き変わったものはなかった。その大きな原因は信頼性が、Si の基準においつかないこと、とくに天文学的長さの寿命を示すゲート酸化膜を化合物半導体上に形成することは、とても困難な課題であった。そういう中、SiC においては、Si 同様熱酸化膜の形成が可能なことから、信頼性においても Si に見劣りのしないデバイスが形成されると期待が持たれている。ただし実情は、まだまだ熱酸化そのものに工夫が必要で様々な試みがなされている。しかしながら Si における酸化技術は止まっているわけではなく日々進化している。¹⁾そこで今回弊社内の酸化 recipe の内、最も新しい Si 熱酸化を SiC に適用して、TDDb 測定を行いゲート酸化膜の寿命測定を行ってみた結果 1ppb のチップが 150°C で 5MV/cm の電界を掛け続けたとき故障する時間は 3 万 7 千年と Si ほどではないにしても天文学的と言っても間違いではない時間を示した。

【実験】SiC sample は 4H-SiC (100mmφ [0001]) に 10μm の Epi を形成したものに、パターンニングを行い、SC2, SC1 洗浄を行った後、弊社最新酸化 recipe でゲート酸化膜を 50nm の膜厚で形成した、ただしポストアニール (in-situ) が高すぎて社内の炉では対応できないので、ゲート酸化と Poly-Si 電極の形成は光洋サーモシス

テム社にお願いした。その後再び社内に残りのパターンニングを行った。測定は CV (1kHz-1MHz)、IV (GS)、TDDb (CVS、CCS) 測定を行った。

【結果および考察】Fig.1 に H-L CV 測定結果を示す。1kHz と 1MHz で大きな違いは見られずバンドギャップ内に存在する界面準位密度の分布を求めるのは難しいが、フラットバンドシフトを最大で 0.09V と見積もると固定電荷密度は 5.4×10^{10} 程度となり、Si と同等レベルであることがわかった。TDDb の結果は、はじめに述べたように悪くない結果を得られた。しかし課題もある。それは CCS 測定で得られた Q_{BD} が Weibull 分布にならず、EM のような対数正規分布になったということである。詳細は当日報告する。



【謝辞】本研究は sample 供給に関しては、東レ・ダウコーニング社に大変お世話になり、SiC のゲートプロセスは光洋サーモシステム社に大変お世話になった。

1) M.Minami *et al.*, Materials Science Forum, 725 (2012) pp231-234.