

直列バイアス技術用ドライバレシーバ回路の

磁気結合部のインダクタンスと構造の最適化

Optimization of Inductance and Structure in Magnetic Coupling of Driver/Receiver Circuits for Serially Biased SFQ Circuits

横浜国大工 〇佐野 京佑, 高橋 章友, 山梨 裕希, 吉川 信行

Yokohama National Univ., 〇K. Sano, A. Takahashi, Y. Yamanashi, N. Yoshikawa

E-mail: sano-kyosuke-cw@ynu.jp

Single-Flux-Quantum (SFQ) 回路の動作には一定の電流供給が必要であり、その電流量は回路規模に比例する。SFQ 回路は磁場に敏感であり、回路の大規模化が進む現在では電流供給時の磁場も無視できない。本課題の解決のため、供給電流量の低減技術として直列バイアス技術が提案されている [1]。

本方式では、回路を一定規模の複数のブロックに分割し一つのブロックに供給した電流を各ブロックへと再利用する。各回路ブロックの電位レベルは異なり、SFQ 信号の伝達を各グランド間で非接触に行う必要がある。そこで我々は SQUID 構造を利用した非接触 SFQ パルス伝達回路であるドライバ・レシーバ回路を開発している。

今回、3次元構造に対応したインダクタンス計算ツール InductEx [2]を導入し磁気結合部のインダクタンスを最適化し、ドライバ・レシーバ回路のバイアス電流に対する動作余裕度を改善した。

また、グランド電流により生じる磁場に対し磁気結合部が垂直となる構造を考案し、磁場耐性の強化を図った。磁気結合部のインダクタンスの最適化前後及び構造の変更前後のドライバ・レシーバ回路の動作余裕度をそれぞれ図 1, 2 に示す。また、図 3 に各々の動作余裕度の低速における測定結果を示す。

各図より、インダクタンスの最適化により余裕度が向上していること、また、新構造では従来型に対し余裕度が縮小しているものの標準値 (0%) を中心とした動作をしていることが確認できる。

本研究に使用された回路は、(独)産業技術総合研究所(AIST)の超伝導クリーンルーム CRAVITY において AIST 2.5kA/cm² Nb Standard Process 2 (STP2) を用いて作製された。

参考文献

- [1] Johnson, M. W., et al, "Differential SFQ transmission using either inductive or capacitive coupling", *IEEE Trans. Appl. Supercond.*, vol.13, No.2, June 2003.
- [2] C. J. Fourie, et al, "Three-dimensional multi-terminal superconductive integrated circuit inductance extraction," *Supercond. Sci. Technol.*, vol. 24, pp.125015 2011.

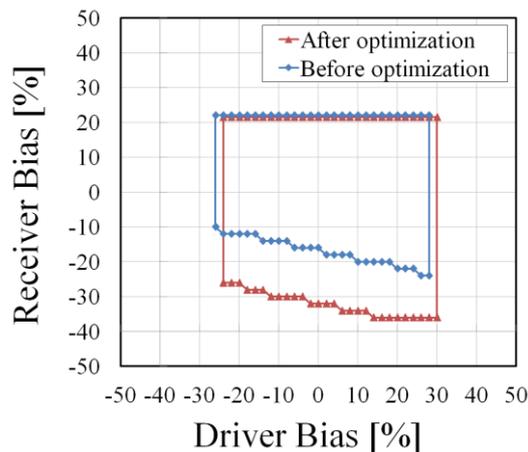


図 1. インダクタンスを最適化したドライバ・レシーバ回路の動作余裕度

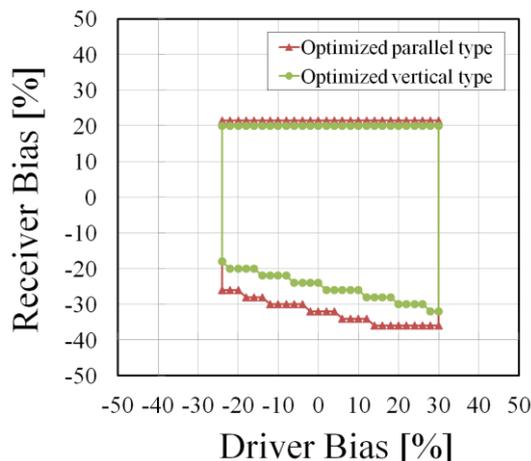


図 2. 磁場耐性を強化した構造を用いた際の動作余裕度

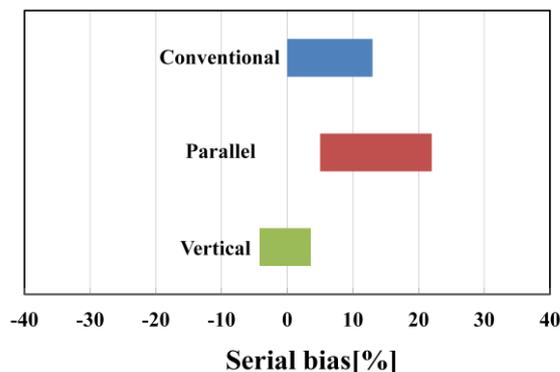


図 3. ドライバ・レシーバ回路の動作余裕度の測定結果