

## シアノエチル化ポリマーをゲート絶縁膜に用いた 有機トランジスタと可塑剤添加の影響

### Organic transistors with gate cyanoethylated polymer insulator and effects of plasticizer addition

信州大・繊維<sup>1</sup>, °廣田 みさと<sup>1</sup>, 市川 結<sup>1</sup>

Shinshu Univ.<sup>1</sup>, °Misato Hirota<sup>1</sup>, Musubu Ichikawa<sup>1</sup>

E-mail: musubu@shinshu-u.ac.jp

【緒言】誘電材料はトランジスタのゲート絶縁膜や、キャパシタの電極間材料として使用されるなど、さまざまな電子機器に欠かせない材料である。この誘電材料に柔軟性が加わったとき、加工のしやすさはもちろん、丸めることができるような超フレキシブルデバイスなどへの応用が可能になると考えられる。シアノエチル化ポリマー(CE Polymer)は高誘電率を有することが知られており、シアノエチルプルラン(CEP, Fig. 1)を有機トランジスタのゲート絶縁膜に用いた研究が既に行われ、移動度の向上等が知られている[1]。本研究では、主鎖骨格や置換率の異なる種々のシアノエチル化ポリマーを有機トランジスタのゲート絶縁膜に用いて特性を評価した。また、ゲート絶縁膜の柔軟性向上を目的に低分子可塑剤(シアノエチル化シヨ糖(CES, Fig. 1))を添加したデバイスを作製し、その影響についても検討した。

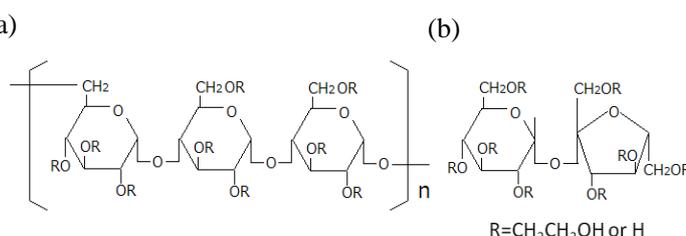


Fig. 1 Chemical structures of (a) CEP and (b) CES

【実験】今回用いたシアノエチル化ポリマーはシアノエチルプルラン(CEP), シアノエチルヒドロキシエチルセルロース(CEE), シアノエチルポリビニルアルコール(CEV)の 3 種類である。シリコン基板上に絶縁膜としてシアノエチル化ポリマーをスピコート法により成膜し、その上に有機半導体ペンタセンを真空蒸着によって成膜した。最後にソース・ドレイン電極となる Au を真空蒸着し、トップコンタクト型トランジスタを作製した(Fig. 2)。また、リファレンスとして絶縁膜に酸化シリコンを用いたデバイスも作製した。

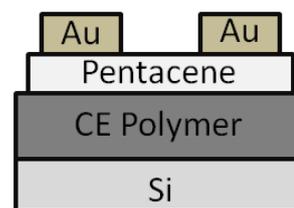


Fig. 2 Device structure

【結果・考察】SiO<sub>2</sub>, CEP を用いたデバイスの I<sub>D</sub>-V<sub>D</sub> を Fig. 3 に示す。この結果、ゲート絶縁膜に CEP を用いることで、ソース・ドレイン間に流れる電流が SiO<sub>2</sub> を用いたデバイスよりも増加することが分かった。これは既報[1]の結果と一致する。材料の比誘電率を測定し移動度を求めると、SiO<sub>2</sub> デバイスの 2 倍に近い移動度を示した。また、可塑剤 CES を添加したデバイスでは、CEP のみのデバイスと比較して流れる電流が減少した。測定した比誘電率は CEP 単体よりも CEP:CES 混合膜の方が大きい値をとったことから、これは分子構造による違いや異なる 2 つの物質を混合したことによる膜質の変化が原因だと考える。また、材料の抵抗率を測定したところ、CES を添加することで抵抗率が 2 分の 1 以下に低下することが分かった。このような絶縁性の低下もトランジスタ性能の低下の原因だと考えた。

当日はポリマー構造の異なる他のシアノエチル化ポリマーを用いたデバイスにおける結果も併せて報告する。

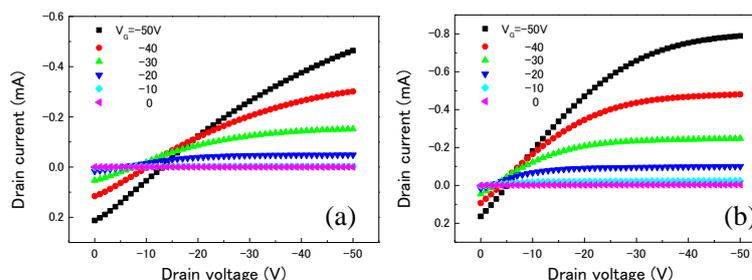


Fig. 3 I<sub>D</sub>-V<sub>D</sub> characteristics of pentacene transistors with (a) SiO<sub>2</sub> and (b) CEP gate insulators

文献

[1]水野 江里子 他 応用物理学会 2004 秋 1p-Y-15