

Al₂O₃ 絶縁膜を用いたトップゲート型 MoS₂ FET の試作**Fabrication of top-gated MoS₂ FET with Al₂O₃ insulator**

1 横国大院工 2 産総研 3 物材機構

○二之宮成樹^{1,2}, 森貴洋², 内田紀行², 渡辺英一郎³,
津谷大樹³, 森山悟士³, 田中正俊¹, 安藤淳²

1 Yokohama National Univ. 2 AIST 3 NIMS

○Naruki Ninomiya^{1,2}, Takahiro Mori², Noriyuki Uchida², Eiichiro Watanabe³,
Daiju Tsuya³, Satoshi Moriyama³, Masatoshi Tanaka¹, Atsushi Ando²

E-mail: ninomiya-naruki-rj@ynu.jp

遷移金属ダイカルコゲナイドのひとつである二硫化モリブデン (MoS₂) は、グラフェンのような二次元層状の結晶構造と、単層で 1.8 eV という比較的大きな直接遷移型のバンドギャップを持つ[1]ことから、電界効果トランジスタ(FET)や発光デバイスとしての応用を期待されている。FET 応用に際しては移動度が未だ十分に得られていないが、Al₂O₃を絶縁膜として用いることでフォノン散乱が抑えられ、移動度が向上すると予想されている[2]。そこで我々は今回、ゲート絶縁膜に Al₂O₃を用いたトップゲート型 MoS₂ FET を作製し、電気特性の評価と作製プロセスの検討を行ったので、その結果を報告する。

図 1 に我々が作製したトップゲート型 MoS₂ FET の光学顕微鏡像と概略図を示す。MoS₂ 薄膜はスコッチテープ法により、SiO₂ (285 nm)/Si 基板に転写することで得た。MoS₂ 薄膜の素子分離は Ar ガスによる容量結合型反応性イオンエッチングで行った。ソース・ドレイン電極には Ni/Au を用いた。ゲート絶縁膜として Al₂O₃ (16 nm) を原子層堆積法(ALD)により成膜し、ゲート電極には TaN を使用した。

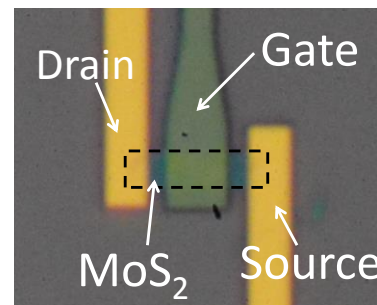
図 2 は作製した FET の I_D-V_G 特性である。閾値は -1.0 V 付近にあり、ノーマリーオンの N 型 FET 動作を観測した。ゲートリークは充分小さく、ON/OFF 比はおおよそ 10⁴ を得ている。また、我々が以前に試作したバックゲート型トランジスタ[3]と比べて、ヒステリシスが小さいという結果を得た。

【謝辞】本研究は、文部科学省ナノテクノロジープラットフォーム事業 (NIMS 微細加工プラットフォーム) の支援を受けて実施されました。

[1] K. F. Mak *et al.*, Phys. Rev. Lett. **105** (2010) 136805.[2] Nan Ma *et al.*, Phys. Rev. X **4**, (2014) 011043.

[3] 兼村他、応物 2013 春、28p-G12-11

(a)



(b)

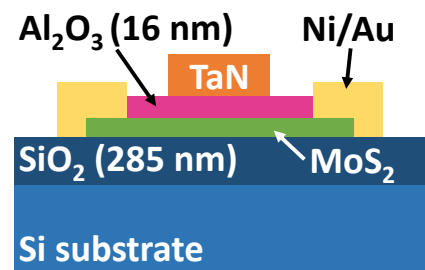


Fig. 1 (a) A typical optical image of the top-gated MoS₂ FET devices. (b) A schematic view of the top-gated MoS₂ FETs.

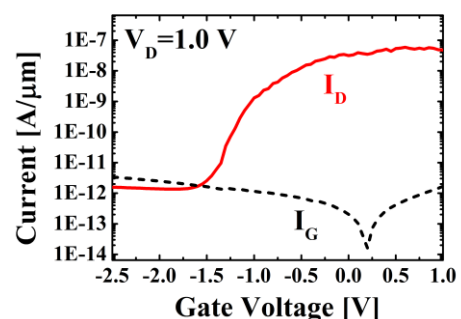


Fig. 2 Transfer characteristics of the top-gated MoS₂ FET at RT for the V_D of 1.0 V. L_g = 4 μm and W_g = 2 μm.