

有機強誘電体 P(VDF-TrFE) を用いた Ce 添加 Si 薄膜の伝導制御

Control of conduction in Ce doped Si films using organic ferroelectric, P(VDF-TrFE)

大阪府大院・工 〇宮田 祐輔, 植野 和也, 吉村 武, 芦田 淳, 藤村 紀文

Graduate School of Engineering, Osaka Pref. Univ.

〇Y. Miyata, K. Ueno, T. Yoshimura, A. Ashida and N. Fujimura

E-mail: fujim@pe.osakafu-u.ac.jp

【はじめに】 Si に希土類元素 Ce を添加した p 型の Si:Ce 薄膜が強磁性的な挙動を示すことから、Ce 添加による磁気・輸送特性への影響について研究を行っている¹⁾。これまで、電界効果によるキャリア制御を試みてきたが、絶縁体層に強誘電体や high- k 等の酸化物を用いた場合、強誘電体の成長温度が高く、Si:Ce 薄膜中のシリサイド形成や Ce の酸化など界面劣化の問題が生じた²⁾。そこで、低温成長が可能でかつ巨大な分極を有する有機強誘電体 P(VDF-TrFE) に着目し、強誘電体の分極を利用した Si:Ce 薄膜の伝導制御を試みている。しかしながら、Si 基板上での P(VDF-TrFE) 薄膜のスピンコート成長はぬれ性に劣るため、低いリーク電流の薄膜を作製することが困難であった。今回、P(VDF-TrFE) 薄膜の成長プロセスを検討し、n 型の Si:Ce 薄膜を用いて作製した電界効果素子において、電子の蓄積-反転を示唆する結果を得たので報告する。

【実験方法】 SOI(001) 基板上に固体ソース MBE 法を用いて作成した n 型の Si:Ce 薄膜を Hall bar 形状に加工した後、スピンコート法により P(VDF-TrFE) を製膜した。P(VDF-TrFE) は炭酸ジエチルを用いて溶解させ、スピンコートした後 135 °C で結晶化させた。

【結果及び考察】 膜厚 10 nm の Si:1.3 at.%Ce をチャンネルに、P(VDF-TrFE) をゲート絶縁膜に用いた電界効果素子の C-V 特性、 I_D - V_G 特性を Fig. 1 に示す。強誘電性由来のヒステリシス及び、キャリアの蓄積・空乏化・反転が明瞭に観測できる。しかし、キャリアの蓄積・反転に 10 V 程度の高い電圧を要しており、メモリウィンドウは 2 V 以下と抗電圧に比べて非常に小さい。これは、電荷注入と分極保持時間の影響が考えられる。より低電圧で十分大きなキャリアを誘起するためには、撥水性の高い Si 上に高い絶縁性を有する数十 nm の P(VDF-TrFE) を作製する必要がある。講演では、Si 上 P(VDF-TrFE) の作製条件とリーク電流特性との相関について議論するとともに、強誘電体の電気分極が及ぼす Si:Ce 薄膜の伝導キャリアへの影響について報告する。

【参考文献】

- 1) Y. Miyata *et al.*, Journal of Smart Processiong, 2 (2013) 219
- 2) D. Shindo *et al.*, Appl. Surf. Sci. 254(2008) 6218

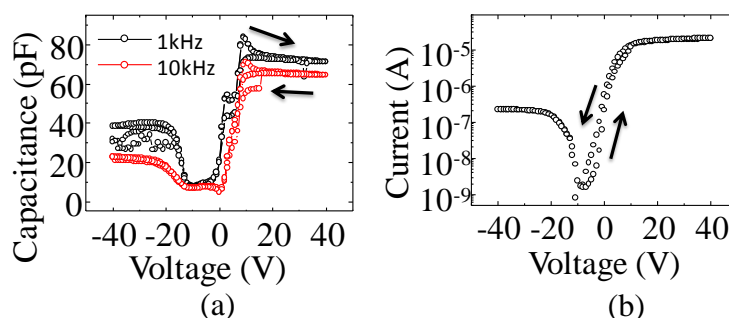


Fig.1 C-V (a) and I_D - V_G (b) properties of Si:1.3 at.%Ce thin film transistor.