

完全空乏型 Silicon-on-Thin-BOX (SOTB) MOSFET および Bulk MOSFET における特性ばらつきの系統的統計解析

Systematic Statistical Analysis of Characteristics Variability in Fully Depleted Silicon-on-Thin-BOX (SOTB) MOSFETs and Bulk MOSFETs

東大生研¹, LEAP²

°田中克久¹, 水谷朋子¹, 山本芳樹², 横山秀樹², 山下朋弘², 尾田秀一², 蒲原史朗², 杉井信之²,
更屋拓哉¹, 小林正治¹, 平本俊郎¹

IIS, Univ. of Tokyo¹, LEAP²

°Katsuhisa Tanaka¹, Tomoko Mizutani¹, Yoshiaki Yamamoto², Hideki Makiyama²,
Tomohiro Yamashita², Hidekazu Oda², Shiro Kamohara², Nobuyuki Sugii², Takuya Saraya¹,
Masaharu Kobayashi¹, and Toshiro Hiramoto¹

E-mail: katsuhisat@nano.iis.u-tokyo.ac.jp

【はじめに】MOSFET の微細化低電圧化が進むにつれ、ランダムばらつきが深刻な課題として挙がっている。Bulk MOSFET におけるランダムばらつきの主原因は、離散不純物揺らぎ(RDF)である。RDF を抑制するため、イントリニックチャンネルを有する完全空乏型(FD) SOI MOSFET が注目されている。特に BOX の薄い SOTB FET は、低電力化に有効なデバイスであり[1,2], V_{th} ばらつきが小さい[3-5]ことをこれまで我々は報告してきた。ところが、SOTB FET ではイントリニックチャンネルにも拘わらず V_{th} ばらつきは完全に改善される訳ではない。このばらつきの主原因は (RDF ではなく) Poly-Si ゲートのグレーンの仕事関数ばらつきであると考えられている[6]。すなわち、従来の Bulk FET と SOTB FET ではランダムばらつきの原因が異なる。そこで今回、Bulk FET と SOTB FET の特性ばらつき全般について、系統的に統計評価を行い、両者の比較を行った。【実験結果】65nm 技術で作製した 5000 (5k)個の SOTB nFET ($t_{SOI}=13nm$, $t_{BOX}=10nm$) [2] および Bulk nFET を DMA-TEG を用いて測定した。Fig.1 に Bulk nFETs と SOTB nFETs の I_{ds} - V_{gs} 特性を示す。この特性から各種特性を求め、特性ばらつきの統計的解析を行った。下記に代表的なばらつきの実測結果を示す。Fig.2 は drain-induced barrier lowering (DIBL)の累積度数分布、Fig.3 は電流立上り電圧(Current Onset Voltage: COV)の累積度数分布である。ともに特性ばらつきは Bulk に比べ、SOTB のほうが小さい。次に、Fig.4 に DIBL と COV の相関を示す。特性ばらつきとの大きさは異なるものの、Bulk と SOTB とでは DIBL と COV の相関が非常に似ていることがわかる。上述の通り、もともと SOTB と Bulk ではランダムばらつきの原因が異なるが、RDF も仕事関数ばらつきもチャンネルポテンシャルの揺らぎを介して特性ばらつきを引き起こしていることは共通している。実測結果から、ばらつきの絶対値は SOTB のほうが小さいものの、各特性を比較すると相関は両者で非常に近く、ばらつきの元原因が異なっても、実際に現れる特性ばらつきは定性的に類似したものとなることが明らかになった。【謝辞】本研究は METI および NEDO から LEAP に委託された研究の一環として実施された。

【参考文献】[1] R. Tsuchiya et al., IEDM, p. 631, 2004. [2] Y. Yamamoto et al., VLSI Tech. Symp., p. 109, 2012.

[3] T. Hiramoto et al., IEEE SOI Conference, p. 170, 2010. [4] T. Mizutani et al., Silicon Nano Workshop, p. 71, 2012. [5] T. Mizutani et al., SSDM, p. 817, 2012. [6] M. Saitoh et al., VLSI, p. 132, 2012.

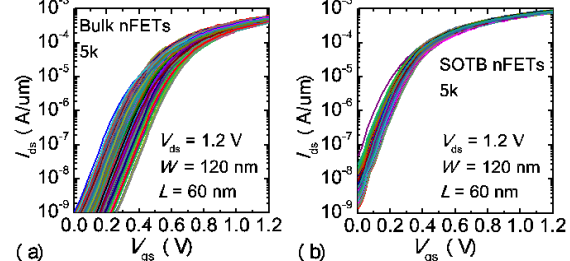


Fig. 1 Measured I - V characteristics of nFETs in saturation region. (a) 5k bulk nFETs. (b) 5k SOTB nFETs.

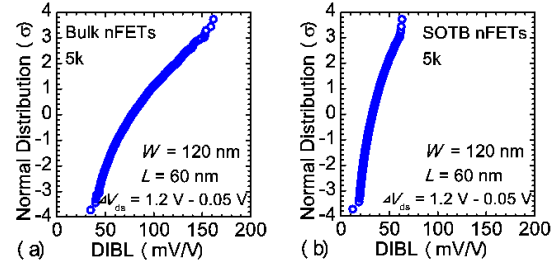


Fig. 2 Cumulative distributions of DIBL in saturation region. (a) 5k bulk nFETs. (b) 5k SOTB nFETs.

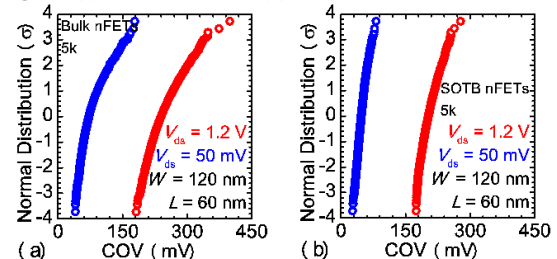


Fig. 3 Cumulative distributions of COV in saturation region. (a) 5k bulk nFETs. (b) 5k SOTB nFETs.

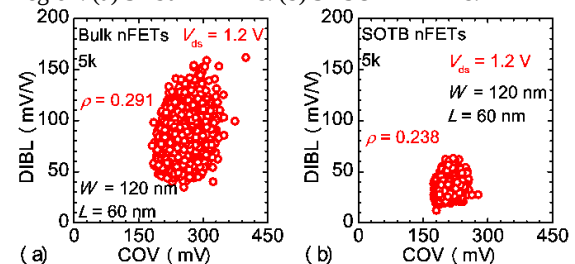


Fig. 4 Correlations between DIBL and COV in saturation region. (a) 5k bulk nFETs. (b) 5k SOTB nFETs.