

# 18a-A18-3

## 表面活性化接合を用いた III-V/SOI ハイブリッド光デバイス における III-V 層部分エッチングプロセスの検討

Investigation of Etching Process of III-V Layer toward III-V/SOI Hybrid Devices  
by using Plasma Activated Bonding

鈴木純一<sup>1</sup> 林侑介<sup>1</sup> 久能雄輝<sup>1</sup> 姜暎炫<sup>1</sup> 雨宮智宏<sup>2</sup> 西山伸彦<sup>1</sup> 荒井滋久<sup>1,2</sup>  
 °Junichi Suzuki<sup>1</sup> Yusuke Hayashi<sup>1</sup> Yuki Kuno<sup>1</sup> JoonHyun Kang<sup>1</sup> Tomohiro Amemiya<sup>2</sup>  
 Nobuhiko Nishiyama<sup>1</sup> Shigehisa Arai<sup>1,2</sup>

<sup>1</sup>東京工業大学 電気電子工学専攻、<sup>2</sup>量子ナノエレクトロニクス研究センター

<sup>1</sup>Dept. of Electrical and Electronic Engineering, <sup>2</sup>Quantum Nanoelectronics Research Center  
 Tokyo Institute of Technology, E-mail: [suzuki.j.af@m.titech.ac.jp](mailto:suzuki.j.af@m.titech.ac.jp)

### 1. はじめに

III-V/SOI 光集積回路を実現するためには、Si 導波路と III-V 層の高効率結合のため、中間層を挟まない、半導体同士の直接接合が有用である。本研究室では III-V/Si ハイブリッド集積光回路の実現に向け、N<sub>2</sub> プラズマを用いた表面活性化直接接合法を提案している[1,2]。しかし、直接接合プロセスを用いて III-V 層を除去した Si 導波路においては散乱損失や吸収損失の増大が指摘されている[3]。今回 III-V 層のエッチング方法を検討し、接合プロセスを経た Si 導波路と経ない Si 導波路における伝搬損失の比較を行ったので、ご報告する。

### 2. 作製方法

Fig. 1 に直接接合及び III-V 層エッチングプロセスの概略図を示す。220 nm 厚の Top Si を有する SOI ウェーハに 190 nm の高さのリブ導波路を描き (Fig.1(a))、III-V 族半導体ウェーハと表面活性化接合を行った (Fig.1(b))。今回の検討では、簡便化のため、InP 基板上に 100 nm の GaInAs 層と 300 nm の InP を成長したシンプルな III-V ウェーハを用いている。接合後、InP 基板部と GaInAs 層を HCl と H<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O によってそれぞれエッチングする。残りの InP を除去するにあたり、比較のために HCl による選択的ウェットエッチングと CH<sub>4</sub>/H<sub>2</sub> によるドライエッチングの 2 種類の異なる方法を試みた (Fig.1(c))。最後に BHF による表面処理を行った後、1 μm の SiO<sub>2</sub> クラッドを堆積した。

### 3. 結果

Fig. 2 にエッチング直後の Si 導波路の光学顕微鏡写真を示す。ウェットエッチングした試料ではきれいな表面が得られたが、ドライエッチングした試料では Si 表面が十分露出されず、表面に残留物が観測された。

Fig. 3 に III-V/SOI 接合後ウェットエッチングによって III-V 層を除去して作製した Si 導波路と、接合プロセスを行わずに作製した Si 導波路の伝搬損失特性を示す。ドライエッチングを用いて III-V 層を除去した Si 導波路では表面残留物による損失が大きく、測定できなかった。X 線光電子分光分析 (XPS) により、Si 上部に残った層は主に In-O 成分であることが確認された。一方、ウェットエッチングを用いて作製した Si 導波路においては III-V 層は綺麗に取り除かれ、接合プロセスを経ない導波路と同等の導波路損失 4.0 dB/cm が得られた。

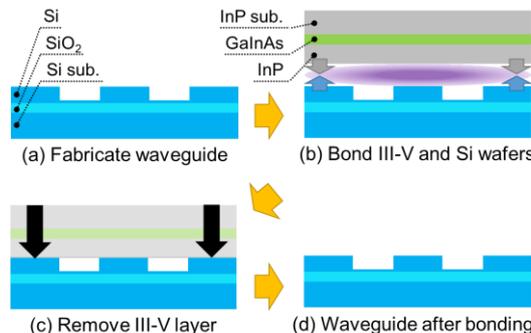


Fig. 1. Schematic of the fabrication process.

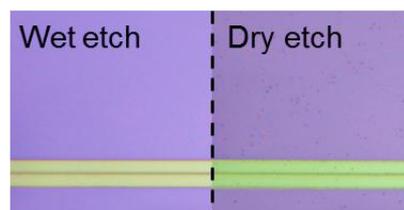


Fig. 2. Microscopic top view of Si waveguides after wet (left) and dry (right) etching.

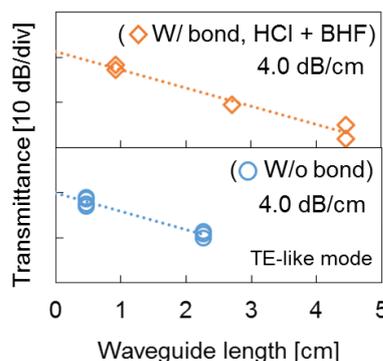


Fig. 3. Propagation characteristics.

### 3. 謝辞

本研究は文部科学省科学研究費補助金 (#24246061, #25709026, #25420321, #13J08096, #14J02327)、新エネルギー・産業技術総合開発機構 (NEDO) の援助により行われた。

### 4. 参考文献

[1] Y. Hayashi, *et al.*, Jpn. J. Appl. Phys. **52** (2013) 060202-1.  
 [2] 鈴木純一他、第 74 回秋季応用物理学会学術講演会 (2013) 19a-P2-1.  
 [3] A. W. Fang, *et al.*, Opt. Express **14** (2006) 9203.