

自己組織化単分子膜 (SAM) による a-InGaZnO/SiO_x 界面の修飾Modification of a-InGaZnO/SiO_x Interface by Self-Assembly Monolayer

高知工大, °戸田 達也, 是友 大地, 古田 守

Kochi Univ. of Tech., °Tatsuya Toda, Daichi Koretomo, Mamoru Furuta

E-mail: 176004n@gs.kochi-tech.ac.jp

【概要】我々は前応用物理学会講演会において、非晶質 InGaZnO 薄膜トランジスタ (a-IGZO TFT) における SiO_x エッチストップパー (ES) 層成膜、及びポストアニール処理による a-IGZO への過剰な水素拡散によって、バックチャンネル領域に低抵抗層が形成され、TFT のスイッチングメカニズムが変化することを報告した[1]。また ES 層からの水素拡散に加え、ES 層成膜に伴う a-IGZO 表面へのプラズマダメージも、TFT 特性・信頼性劣化の要因であることを報告している[2]。そこで本研究では SiO_x ES 層成膜に伴うプラズマダメージ低減を目的に、自己組織化単分子膜 (SAM) による a-IGZO 表面の修飾を試みた。

【実験】本研究では Fig. 1 に示す、ES 層成膜前に a-IGZO 表面の SAM 修飾を行ったボトムゲート型 a-IGZO TFT を作製し、TFT 特性、また光照射下での負バイアスストレス信頼性 (NBIS) の評価を行った。NBIS 試験は、室温においてゲートバイアス -20 V を印加しながら、波長 460 nm の単色光を 10,000 秒間照射し行った。

ES 層にはシラン (SiH₄)・亜酸化窒素 (N₂O) を原料ガスとした、プラズマ支援化学気相堆積 (PE-CVD) 法により成膜した SiO_x を用いた。また a-IGZO 表面への SAM 形成は、シランカップリング剤である perfluorooctyltriethoxysilane [(CF₃)(CF₂)₅(CH₂)₂Si(OC₂H₅)₃] を用いて、CVD 法により行った。

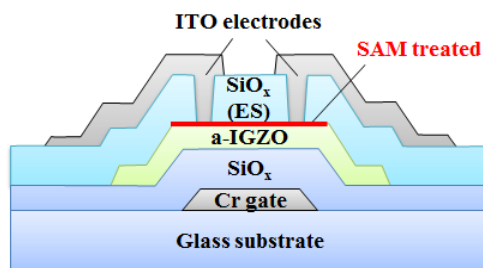


Fig. 1. A schematic cross-sectional view of SAM treated bottom-gate a-IGZO TFT.

【結果・考察】

Fig. 2 にそれぞれ a-IGZO 表面の SAM 修飾(a)無し、(b)有りの TFT の伝達特性を示す。SAM 修飾の有無に関わらず、TFT 特性に有意差は見られなかった。また Fig. 3 はそれぞれ SAM 修飾(a)無し、(b)有りの TFT の、10,000 秒間の NBIS 試験における伝達特性の変化を示す。どちらの TFT においても、ストレス時間増加に伴うオン電流の

劣化 (ハンプ) が確認されたが、SAM 修飾を行った TFT において、オン電流劣化の低減が確認された。a-IGZO TFT における NBIS 信頼性劣化は、a-IGZO 表面近くに存在する深い欠陥準位に起因することが報告されているが[3]、本研究結果はそれら深い欠陥準位が a-IGZO/SiO_x の界面形成にも起因していること、また SAM 修飾により a-IGZO/SiO_x 界面状態が変化し欠陥準位密度が減少した可能性を示す。

当日は SAM 修飾を行った場合の a-IGZO/SiO_x 界面状態について、C-V 測定、SIMS 等による解析を行い、TFT 特性・信頼性との相関について報告する予定である。

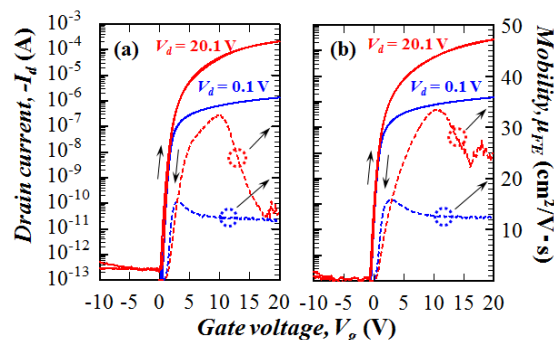


Fig. 2. Transfer characteristics of a-IGZO TFT for the (a) untreated (b) SAM treated TFTs (W/L = 50/20 μm).

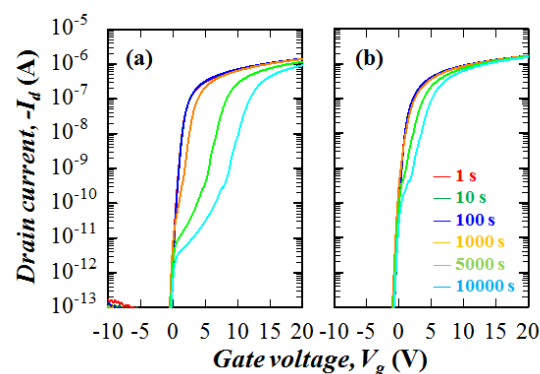


Fig. 3. Time dependence of transfer characteristics during NBIS testing for the (a) untreated (b) SAM treated TFTs.

参考文献

- [1] 戸田 達也 他, 第 61 回応用物理学会春季学術講演会, 18p-E10-14 (2013).
- [2] J. Jiang *et al.*, Abstr. ITC2013 1pLP42 (2013).
- [3] K. Nomura *et al.*, Appl. Phys. Lett., **99**, 053505 (2011).