

FinFET-ナノディスクアレイ構造結合のためのプロセス手法

A process technique for combining a FinFET and nanodisk array structures

九工大生命体¹, 産総研², 東北大流体系³東原 敬¹, 遠藤 和彦², 柳 永勲², 五十嵐 誠³, 寒川 誠二³, 昌原 明植², 森江 隆¹Kyushu Inst. ¹, AIST², Tohoku Univ. ³,T. Tohara¹, K. Endo², Y. Liu², M. Igarashi³, S. Samukawa³, M. Masahara², and T. Morie¹

E-mail: morie@brain.kyutech.ac.jp

【背景・目的】 脳の情報処理機能を模倣した大規模脳型集積システムを開発するために、スパイクパルスにより駆動される積分発火型ニューロンモデルを実現するナノデバイスの開発を目指している。これまでに、FinFET[1]と、分子の自己組織化機能を利用したバイオナノテンプレートによる2次元シリコンナノディスクアレイ (NDA) 構造[2,3]を結合したデバイス (NDA-FinFET) 構造を提案した[4]。NDA-FinFET構造デバイスでは、ND間をホッピングする電子を収集して大きな出力電圧を得るために、できるだけ小さな出力 (ゲート) 容量が望ましい。そのため、NDA-FinFET構造は、FinFETのゲート上部にNDAを直接接続する構造を採用している (図1)。

この構造において以下の課題がある。(1) NDAとゲートの位置合わせが重要であるが、NDは直径10nm、高さ4nmと非常に小さく、顕微鏡でND自体を観察することは難しい。(2) NDA内の電子ホッピングを制御するために、配線層を利用して数10nm厚の酸化膜を介してNDA上に電極を形成するため、配線下に層間膜を設けることができない。最も細いAl配線の幅は100nmであり、Al配線のエッチングにはドライエッチングを用いる。ただし、この構造では、Alに対してオーバーエッチングをかけた際、薄い酸化膜下のNDAまでエッチングしてしまうという問題がある。そのため、配線工程では、Alエッチング時にNDAがエッチングされるのを防ぐ対策が必要である。

そこで、以上の課題を解決することを目的として、NDA加工プロセスを開発した。本稿では、NDA形状の観測方法およびNDAエッチング方法と、NDAパターンニング結果を報告する。

【実験方法】 本プロセスでは、NDA領域パターンニング後の形状を顕微鏡観察するために、NDA上に酸化膜を成膜する。NDエッチング後、NDA領域と他領域ではその酸化膜厚だけ段差が生じ、形成後のNDA領域を観察することができる。さらに、図2に示すように、この酸化膜はAl配線エッチング時にNDA領域を保護する役割を果たす。

NDエッチング工程では、ND上の酸化膜を除去するために、ドライエッチングとウェットエッチングを組み合わせる手法を考案した。まず、ドライエッチングでND上の酸化膜を除去し、NDを表面に露出させる。その後、ウェットエッチングの潜り込み作用を利用し、ND下の酸化膜をエッチングすることでNDを流し落とす。この手法の有用な点は、NDのドライエッチング時にFinFETゲートへのダメージを軽減できることであり、NDが接しているFinFETのゲートを同時にエッチングすることを避けることができる。

【結果】 表面積200×80nm²のFinFETゲート上に、縦360nm横60~180nmの砂時計型のNDA領域をパターンニングした後のSEM観測結果を図3に示す。これにより、NDAとFinFETゲートの接続を実現できていることを示した。

[1] K. Endo et al., IEEE Trans. Elec. Dev. 59 (2012) 1345.

[2] C. -H. Huang, et al., JJAP, 48, (2009) 04C187.

[3] 五十嵐等, 2010年秋季第71回応用物理学会学術講演会.

[4] 東原等, 2013年春季第60回応用物理学会学術講演会.

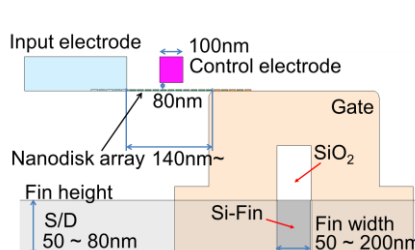


Fig. 1: NDA-FinFET structure

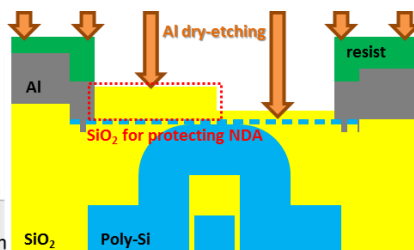


Fig. 2: Process of Al dry-etching

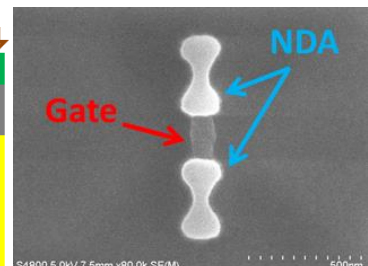


Fig. 3: SEM micrograph after NDA patterning