

# デバイスシミュレーションによる GaN 系ジャンクションレス・トランジスタにおける閾値電圧特性の検証

## Investigation on threshold voltage of GaN-based junctionless transistors by device simulation

東京工業大学<sup>1</sup>、産業総合技術研究所<sup>2</sup>、Yoon Minjae<sup>1</sup>、中島昭<sup>2</sup>、角嶋邦之<sup>1</sup>、片岡好則<sup>1</sup>、西山彰<sup>1</sup>、若林整<sup>1</sup>、名取研二<sup>1</sup>、筒井一生<sup>1</sup>、西澤伸一<sup>2</sup>、大橋弘通<sup>2</sup>、杉井信之<sup>1</sup>、岩井洋<sup>1</sup>

Tokyo Tech.<sup>1</sup>, AIST<sup>2</sup>, M. Yoon<sup>1</sup>, A. Nakajima<sup>2</sup>, K. Kakushima<sup>1</sup>, Y. Kataoka<sup>1</sup>, A. Nishiyama<sup>1</sup>,  
H. Wakabayashi<sup>1</sup>, K. Natori<sup>1</sup>, K. Tsutsui<sup>1</sup>, S. Nishizawa<sup>2</sup>, H. Ohashi<sup>2</sup>, N. Sugii<sup>1</sup>, H. Iwai<sup>1</sup>

E-mail: yoon.m.ab@m.titech.ac.jp

【背景】 Si をベースとした VLSI (大規模集積回路) は、微細化技術により大きな発展をとげてきた。しかし、近年において、移動度の低下、ショートチャネル効果、及びドーピング制御などの課題が顕在化している。通常の反転型チャネルを有する MOS トランジスタは、ソース及びドレインにおける PN ジャンクションにおいて、急峻なドーピングプロファイルが必要とされる。一方、チャネルとソース、ドレインの濃度が均一なジャンクションレス・トランジスタ (JLT) が近年において注目を集めている[1]。

Si ジャンクションレス・トランジスタの課題として、高濃度ドーピングによる閾値電圧の変動挙げられる[2]。本報告では、III 族窒化物半導体を用いた JLT における閾値電圧の変動をデバイスシミュレーションにより検証した。

【シミュレーション方法】 本研究では、Fig.1 に示すように、(a) N 型 GaN による JLT 構造及び (b)  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$  構造によるノンドープ構造において 2 次元デバイスシミュレーションを行い、チャネルの不純物濃度 ( $N_D$ ) 及びチャネル幅 ( $W$ ) の変化に対する閾値電圧 ( $V_T$ ) の影響について、Si デバイスにおける計算結果と比較した。

【結果・考察】  $W = 10 \text{ nm}$  からの閾値電圧の変動 ( $\Delta V_T$ ) の計算結果を Fig.2 に示す。N 型 Si-JLT 及び N 型 GaN-JLT の不純物濃度 ( $N_D$ ) は  $1.4 \times 10^{19}/\text{cm}^3$  であり、 $\text{AlGaIn}/\text{GaN}$ -JLT はノンドープである。Fig.2 から、N 型 GaN-JLT では、Si デバイスからの差異はほぼ見られず、チャネル幅  $W$  に対して閾値電圧が大きく変動する様子が観察された。一方、 $\text{AlGaIn}/\text{GaN}$ -JLT ではチャネル幅の増加につれて閾値電圧が少し下がっているが、Si デバイスに比べその変化が小さく、安定していることが分かった。これは  $\text{AlGaIn}/\text{GaN}$  ヘテロ接合界面における分極による固定電荷密度が  $\text{AlGaIn}$  の Al 組成のみに依存し、チャネル幅  $W$  に依存しないためだと考えられる。また、その他の利点として、ノンドープ構造であるため離散不純物揺らぎも低く出来ると考えられる。より詳細な計算条件及び結果について当日報告する。

### 【参考文献】

- [1] J.-P. Colinge, "Nanowireless transistors without junctions," *Nat. Nanotechnol.*, Vol.5, no.3, pp.225-229, Mar.2010.
- [2] S.-J. Choi, "Sensitivity of threshold voltage to nanowire width variation in junctionless transistors," *IEEE Electron Device Lett.*, vol.32, no.2, pp.125-127, Feb.2011.

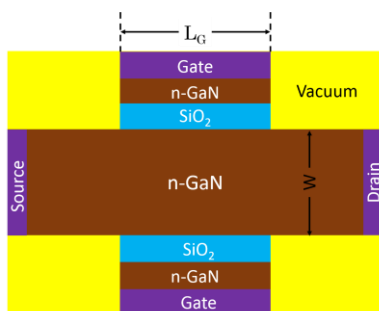
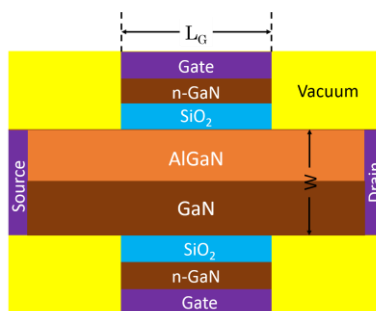


Fig.1 Structure of (a) n-type GaN



(b) nondope AlGaIn/GaN

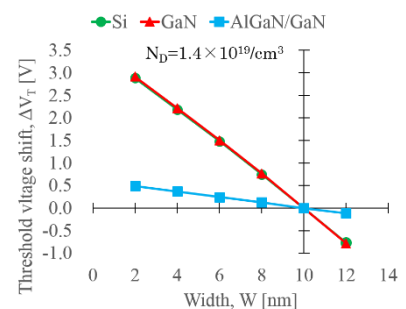


Fig.2 Simulated  $V_T$  shift