

複数 PPLN 集積素子による第二高調波/差周波発生一体動作

Frequency up/down conversion in monolithically integrated PPLN waveguide circuit

NTT フォトニクス研究所 [○]風間 拓志, 梅木 毅伺, 遊部 雅生[†], 竹ノ内 弘和

NTT Photonics Labs., NTT Corp., [○]T. Kazama, T. Umeki, M. Asobe[†], H. Takenouchi

[†]: 現在東海大学, Present affiliation: Tokai Univ., E-mail: kazama.takushi@lab.ntt.co.jp

位相感応増幅器(PSA)は、標準量子限界以下の超低雑音増幅を実現可能であることから注目を集めている。我々はこれまで周期分極反転 LiNbO₃(PPLN)導波路を用いた PSA の研究を進めてきた。PPLN-PSA は、パラメトリック増幅(OPA)用の PPLN 導波路に加え、第二高調波発生(SHG)による励起光生成用 PPLN 導波路と、この2つの非線形過程を結合する波長合分波器を基本構成要素としている。これらの基本構成要素をモノリシックに集積することができれば、PSA の更なる高利得化・低 NF 化が期待できる。これまでに、同一導波路への折り返し型の構成[1]やタンデム構成[2]による集積化の検討がなされてきたが、2次元方向に複数の PPLN 導波路を展開した素子は未だ報告例がない。前回までに我々は、図 1 に示すような 2 次元方向に PPLN 導波路を配置可能な集積化の構成を提案し[3]、その要素素子である波長合分波器の動作を実証してきた[4]。今回、集積素子の作製を行い、同一チップ内で生成した励起光を用いた差周波発生(DFG)により、集積素子の一体動作の原理確認に成功したので報告する。

集積素子は直接接合法及びドライエッチングにより LN 基板上に作製した。集積素子の長さは 50mm であり、PPLN 導波路領域が約 38mm、波長合分波器の領域が約 12mm、PPLN 導波路間隔は 127 μ m である。集積化には 2 つの PPLN 導波路間で位相整合波長が一致することが要求される。これは 2 つの導波路間の位相整合特性の誤差により波長変換利得が劣化するためであり、高精度に導波路間の特性を合わせる必要がある。作製した素子の SHG 部、DFG 部それぞれの位相整合特性を図 2 に示す。2 つの位相整合特性は良く一致しており、位相整合波長の誤差は約 0.02nm である。この値は位相整合曲線の半値幅約 0.2nm と比較しても十分小さく、SHG と DFG を 1 チップで動作させるのに十分な特性であることが分かる。集積素子の動作特性を評価するために、素子内部で SHG により生成した励起光を用いた DFG を試みた。SHG 用 PPLN 側から EDFA で増幅させた 2W の基本波光を入射し、発生させた励起光を合分波器側から入射した 1mW の信号光と合波させ、DFG 用 PPLN に入射した。出力光の DFG スペクトルを図 3(実線)に示す。破線は合分波器における基本波の消光を測るために MMI1 の反射端面から出力された基本波スペクトルを観測したものである。点線は、励起光を入射していない場合の信号光レベルである。信号光利得として 1dB、基本波光の消光として 63dB であり、十分高い基本波光消光でパラメトリック利得のある波長変換動作を達成した。以上の結果から、2 次元方向 PPLN 導波路集積素子を実現し、その一体動作の原理確認に成功した。

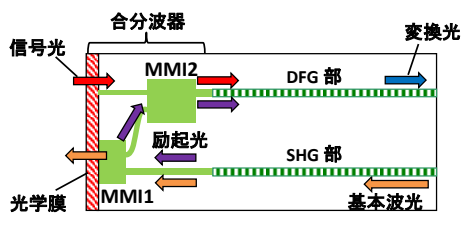


図 1 提案する集積素子構成

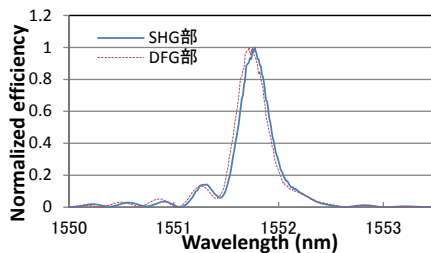


図 2 位相整合特性

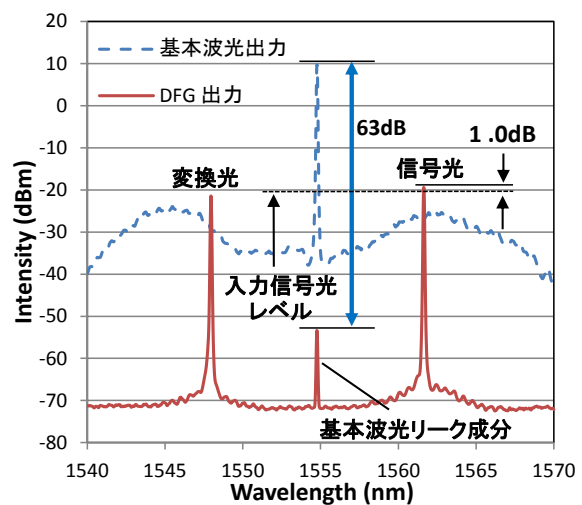


図 3 波長変換スペクトル

参考: [1] I. Brener, et al.: Electron. Lett. 35, 1155–1157(1999)

[2] 風間他 2013 年秋季応用物理学会講演会.

[2] G. S. Kanter, et al.: Opt. Express 10(3), 177–182(2002)

[4] 風間他 2014 年春季応用物理学会講演会