

歪み Si/Si_{1-x}C_x/Si (001) 構造の不純物活性化過程における 結晶性及び電気特性評価

Study on evaluations of morphological and electrical properties of
strained Si/Si_{1-x}C_x/Si(001) structures during impurity activation processes

山梨大クリスタル研¹, 名古屋大学², 東京都市大総研³

○藤原幸亮¹, 酒井翔一朗¹, 古川洋志¹, 井上樹範¹, 有元圭介¹, 山中淳二¹, 中川清和¹,
宇佐美德隆², 星裕介², 澤野憲太郎³

CCST Univ. of Yamanashi¹, Nagoya Univ.², ARL Tokyo City Univ.³

○K. Fujiwara¹, S. Sakai¹, H. Furukawa¹, S. Inoue¹, K. Arimoto¹, J. Yamanaka¹, K. Nakagawa¹,
N. Usami², Y. Hoshi², K. Sawano³

E-mail: g13me021@yamanashi.ac.jp

MOS デバイスの性能向上を実現するために正孔移動度の向上は必要不可欠である。我々は圧縮歪み Si により高正孔移動度を得られる可能性に着目し、Si_{1-x}C_x 層を歪み緩和バッファ層とする圧縮歪み Si の結晶成長と欠陥構造に関する研究を行っている。これまでに、正孔移動度が向上することを確認しているが、寄生抵抗 (MOSFET のソース・ドレイン領域の電気抵抗) が高いという問題点があることも明らかになった。本研究では、SD 領域へのイオン注入と熱プロセスを経た後の Si/Si_{1-x}C_x ヘテロ構造の結晶性及び電気特性を調べ、高い寄生抵抗の原因を探った。

Si(001) 基板上への Si_{1-x}C_x 層の結晶成長を、ガスソース分子線エピタキシー (GSMBE) 法を用いて行った。原料ガスとしてジシラン・トリメチルシランを使用した。成長した試料に p 型不純物であるボロンを注入し、様々な温度で熱処理を行った。Fig. 1 に、800 °C で 60 分間熱処理を行った試料の TEM 像を示す。ラマン分光測定の結果からは、この試料の結晶性はほとんど完全に回復していると判断している。しかしながら、TEM 観察の結果、イオン注入領域では未注入領域より多くの面欠陥が形成されており、アモルファス領域も残っていることが分かった。次に、AFM を用いた電流測定を行った。結果を Fig. 2 に示す。650°C で熱処理をした試料には電流像にむらがあり、電気抵抗が高い領域が広く分布している。この試料の TEM による観察やラマン分光測定の結果からも、650°C では十分結晶性が回復していないという結果が得られており、今回の AFM 電流測定の結果と一致している。MOSFET を作製し電気伝導特性評価を行った結果、800°C で熱処理をした試料では、寄生抵抗の大きな減少が確認できた。寄生抵抗は 800°C で熱処理をすることで改善が見られたが、Si 基板上に同等のプロセスを施したものと比較して 1 桁高く、良い値とは言えない。このことは結晶性の劣化を反映したものと考えられるが、電氣的活性化率が低い可能性があると考えられる。現段階では、結晶性を向上させることで更なる寄生抵抗の改善が見られると考えている。

[謝辞] 本研究の一部は科研費 (24360001) の助成を受けて実施された。

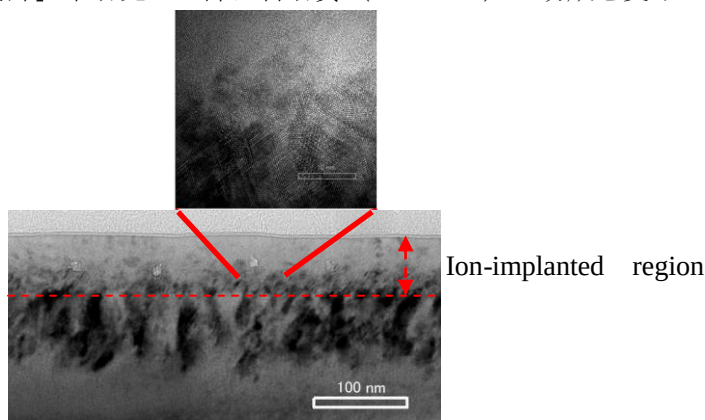


Fig. 1 TEM image of the ion-implanted region after annealing at 800 °C.

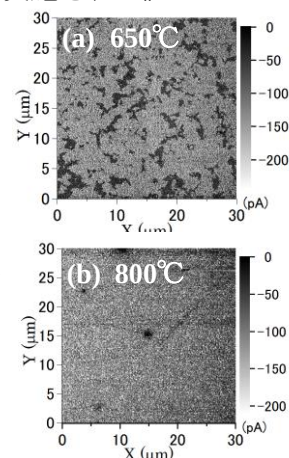


Fig. 2 AFM image of the ion-implanted region after annealing at (a) 650°C and (b) 800°C.