19a-A19-7 マイクロ熱プラズマジェット結晶化による Si 極細線の電気特性評価及び薄膜トランジスタ応用 Electrical Properties Evaluation of Very Narrow Si Strips Crystallized by Micro-Thermal-Plasma-Jet and Its Application to Thin Film Transistors 広大院先端研 °山本 将悟, 森崎 誠司, 林 将平, 中谷 太一, 東 清一郎 Graduate School of Advanced Sciences of Matter, Hiroshima University °S. Yamamoto, S. Morisaki, S. Hayashi, T. Nakatani, and S. Higashi E-mail: semicon@hiroshima-u.ac.jp

序>これまで我々は、石英基板上アモルファスシリコン(a-Si)細線パターンを用いた大気圧マイクロ熱プラズマジェット結晶化による結晶成長制御を報告した[1]。細線幅(W)減少により結晶粒界(GBs)が抑制され、W=0.3 μm において 40 μm 程度の長さの単結晶細線の形成を観察した[2]。本研究では、W=1μm 以下の微量ドープ Si 極細線の電気特性評価を行い、欠陥密度を調査した。また、薄膜トランジスタ(TFT)を作製し、その電気特性を評価した。

実験>石英基板上にプラズマ CVD 法により a-Si 膜を 200~250 nm 堆積し、450 °C で 1h の脱水素処理を施した。ドラ イエッチングにより幅(W)0.3~4.5 µm の a-Si 細線を形成後、細線部に P⁺及び B⁺イオン(5.0 x 10¹⁶~5.0 x 10¹⁸ cm⁻³)を注 入し、µ-TPJ 照射により溶融結晶化した。その後 P⁺及び B⁺イオンを 1.6 x 10²⁰ cm⁻³ 注入し、µ-TPJ 照射により活性化(非 溶融条件)を行うことで低抵抗領域を形成した。この時、細線部と低抵抗領域は同タイプのイオンを注入した。最後に AI 電極を低抵抗領域上に形成し、電流-電圧(*I-V*)特性を測定した。また、n 及び p チャネルのトップゲート構造の TFT を作製し[3]、最後に高圧水蒸気熱処理(HWA)[4]を施した。

結果及び考察>異なる W の Si 細線における電気伝導度(ののドーピング濃度依存性を Fig. 1 に示す。B⁺ドープにおいて、のは単結晶 Si に近い値を示した。一方、P⁺ドープではドーピング濃度 5.0 x 10¹⁷ cm³以上では単結晶に近い値であるが、5.0 x 10¹⁷ cm³以上で 6 桁もののの低下が観察された。この結果は Fig. 2(a)に示すように、結晶化後の Si 細線がバンドギャップ中心より下側に存在するドナー型の準位のためノンドープで p 型になっていることを示唆している。EBSD 測定において W= 0.3 µm の Si 極細線は GBs が混入しておらず単結晶であったことから[2]、微量の欠陥が結晶粒内に存在していると示唆される。P⁺ドープにおいてのが 1.0 x 10¹⁷ ~ 5.0 x 10¹⁷ cm³ にかけて急激に増加したのは、ドーピング量が欠陥濃度を上回り、キャリアが急激に増加したためだと考えられる。さらに HWA により欠陥が効果的に終端され、の が大幅に増加した(Fig. 2(b))。また、HWA 前後共に W = 0.3 µm において最大ののを示したことから、W= 0.3 µm が最も低欠陥であると考えられる。次に、細線化による効果を TFT 特性の点から調査した(Fig. 3)。ノンドープの p チャネル TFT において高いオフ電流が観察され、W 縮小及びドーピング濃度増加に伴い顕著に減少した。Wが 4.5 µm から 0.3 µm に減少するに伴う欠陥密度の減少により、電界効果移動度($\mu_{\rm E}$)が n 及び p チャネル TFT においてそれぞれ 216 から 460、90 から 193 cm²V¹s⁻¹ と大きく向上した。また、W= 0.3 µm において n 及び p チャネル TFT のしきい値電 $E(V_{\rm th})$ はドーピング濃度増加に伴いそれぞれ正、負方向にシフトした。特に、p チャネル TFT における $V_{\rm th}$ のシフト量 は単結晶 MOSFET に近い値を示し、Fig. 1 の HWA 後におけるのと同様の傾向を示した。この結果から、Si 極細線への チャネルドーピングによりのを制御することで $V_{\rm th}$ の構密な制御が可能であると言える。

結論> μ -TPJ により結晶化した Si 細線は~1.0 x 10¹⁷ cm⁻³の低欠陥密度であり、ノンドープで p 型を示した。TFT において W 縮小により $\mu_{\rm FE}$ が大きく向上し、チャネルドーピングによる $V_{\rm h}$ の精密な制御及び低オフ電流化に成功した。



Fig. 1. Electrical conductivity of µ-TPJ crystallized Si strips as functions of doping concentration.



Fig. 2. Energy band diagram of phosphorus doped and µ-TPJ crystallized Si strips (a) before and (b) after HWA.

- **謝辞**>本研究の一部は、広島大学ナノデバイス・バイオ融合科 学研究所の施設を用い、最先端・次世代研究開発支援プログラ ム(NEXT プログラム)の支援の下に行われた。
- [1] Y. Fujita, et. al., Jpn. J. Appl. Phys. 51 (2012) 02BH05.
- [2] 山本他, 第 60 回応用物理学会春季学術講演会 (2013) 13-134 [28p-G6-13].
- [3] S. Hayashi, et. al., Jpn. J. Appl. Phys. 53 (2014) 03DG02.
- [4] T. Sameshima, et. al., Jpn. J. Appl. Phys. 49 (2010) 03CA02.



Fig. 3. Transfer characteristics of p- and n-channel TFTs with different channel doping concentration and *W*.