19a-C7-6

低電力光インターコネクト用マイクロレンズアレイ機構

Micro Lens Array Structure for Low Power Optical Interconnect

IBM 東京基礎研　°沼田 英俊，平　洋一

IBM Research Tokyo °Hidetoshi Numata, Yoichi Taira

E-mail: hnumata@jp.ibm.com

半導体技術の世代の進展によって、システムの処理能力あたりの消費電力は確実に下がってきたが、この減少傾向は徐々に鈍化している。これは論理演算部では消費電力が減少するものの、半導体チップ間のデータ伝送にかかる電力消費の減少に限界があるためである。このため、半導体技術の世代の進展に合わせて、常にデータ伝送部の電力削減に取り組み続ける必要がある。これまでに我々は、実装基板上において論理回路を含むシリコンチップ近傍に超低消費電力の高速光電気変換部を搭載した光電気混載マルチチップモジュール（光MCM）の開発を進め、現状の光インターコネクト技術による消費電力値の大幅な削減と高速化の同時実現を目指してきた。この光配線を外部の光配線回路と接続するために必要な光コネクタに関して、我々は、従来、電気信号として外部と接続していたMCM下面の信号接続部の一部を光信号接続部に置き換える、低電力高速インターコネクト用光電気コネクタを考案し、その概要について以前に述べた[1]。このコネクタを用いることで、MCM周縁の空間的制約を解決することができ、光信号で0.25mmピッチかつ1チャンネルあたりのデータ伝送レート20-25Gbps、電気信号で0.5mmピッチかつ1チャンネルあたりのデータ伝送レート10-15Gbpsの、省スペースかつ高バンド幅の信号接続機構が可能となる。

光信号伝送の主な課題は、光信号強度の維持すなわち伝搬損失および接続損失の低減である。今後、シリコン光チップなど、微細化がすすむ光回路部品の実装を実現する際には、マイクロミラーやマイクロレンズ等の光部品を利用した外部の光配線との低損失の光結合機構や、光透過性が高くリフロー耐性のある光部品材料の選択が必要となる。特に対向マイクロレンズアレイによる光結合方式は、光部品組み立ての位置精度を緩和でき、先の光電気コネクタだけでなく、微細化と開口数の不整合解消が課題となるシリコン光チップ周辺の光回路を低接続損失で実現できる方法として有用である。マイクロレンズアレイ製造方法については、金型加工、電気メッキなど様々な手法が利用可能である。また、屈折率の大きいシリコン光配線路では空気との界面での反射率が非常に大きく臨界角も狭いことが課題だが、レンズ表面に光透過率が高く低屈折の材料を適切な厚みで形成した反射防止膜により、単層膜でも反射率を大きく低減することができる。ポリマーやガラス製の光配線路の場合も、空気との界面での反射率は比較的低いが、複数の界面透過の際の接続損失の累積を低減するため、同様な低屈折材料による反射防止膜は有用である。本講演では、低電力の光インターコネクトを実現する光電気コネクタやシリコン光チップ周辺光回路に適用可能な、マイクロレンズアレイ機構と反射防止膜について述べる。なお、本研究の一部はNEDOより委託された省エネルギー技術開発の一環として実施された。

1．　第74回応用物理学会秋季学術講演会「低電力高速インターコネクト用光電気コネクタ」（2013年9月18日：同志社大学）

© 2014 年　応用物理学会