19a-PB5-7

大気圧熱プラズマジェット照射による 4H-SiC 上 SiO_2 堆積膜の改善

Improvement of Deposited SiO_2 films on 4H-SiC by Thermal-Plasma-Jet Annealing

広大院 先端研　○石丸 凌輔，花房 宏明，丸山 佳祐，廣松 志隆，林 将平，東 清一郎

Graduate School of Advanced Sciences of Matter, Hiroshima University

○R. Ishimaru, H. Hanafusa, K. Maruyama, Y. Hiromatsu, S. Hayashi, and S. Higashi

Email: semicon@hiroshima-u.ac.jp

序＞SiC-MOS デバイスの性能向上のために低欠陥、高品質のゲート絶縁膜作製が課題となっている。これまで我々はプラズマ化学気相堆積(CVD)法により低温堆積した Si 基板上 SiO_2 膜へ熱プラズマジェット(TPJ)照射ミリ秒熱処理を行うことによって、膜中の Si-OH 結合の低減と同時に Si-O-Si 架橋反応が促進され、膜を緻密化できることを報告してきた[1]。本研究ではこれを SiC 基板上に堆積した SiO_2 膜に応用し、改善を試みた。

実験＞リモートプラズマCVD法により厚さ370 μm(エピタキシャル層: 10 μm)のn型4H-SiCのSi面に350°CでSiO_2膜を50 nm堆積した。その後，基板を800~1050°Cまで予備加熱し、SiO_2膜が堆積されたウェハ表面側よりTPJを照射しアニール処理を行った。放射温度計によりウェハ裏面の温度を測定した。その後Al電極を形成し、室温で*C-V*測定を行った。また比較として、Ar雰囲気中で1100°C、3時間アニールしたサンプルも作成した。固定電荷密度Q_f をフラットバンド電圧シフトから求め、伝導帯端から0.2 eVにおける界面準位密度(D_{it})を高周波*C-V*特性及びquasi static (QS) *C-V*特性 (High-Low法)から求めた。

結果及び考察＞各最高到達温度に対する *C-V* 特性を Fig. 1 に示す。予備加熱後の TPJ 照射時間は 13~15 秒であった。温度の上昇とともに、正のフラットバンド電圧シフトΔV_{FB} の顕著な減少が認められた。最高到達温度 1322°C のサンプルにおいて最も良好な特性を示し、ΔV_{FB} は 9.9V から 0.12 V まで減少した。固定電荷密度 $Q_f = 5.9 \times 10^{10}$ cm^{-2} また、$D_{it} = 4.1 \times 10^{12}$ cm^{-2}eV^{-1} であった(Fig.2)。TPJ 照射により、Si 基板上 SiO_2 膜で確認されたものと同様に膜の緻密化が示唆される。Ar 雰囲気中でアニールしたサンプルは $D_{it} = 2.9 \times 10^{12}$ cm^{-2}eV^{-1}, $Q_f = 2.2 \times 10^{11}$ cm^{-2} であった。このことから、予備加熱を含めても 1 分程度の急速熱処理によって長時間の Ar アニールに匹敵する効果が得られているといえる。しかし、これらの D_{it} の値は他研究機関から報告されているものと比較して 1 桁程度高く、さらなる改善が必要であると考える。

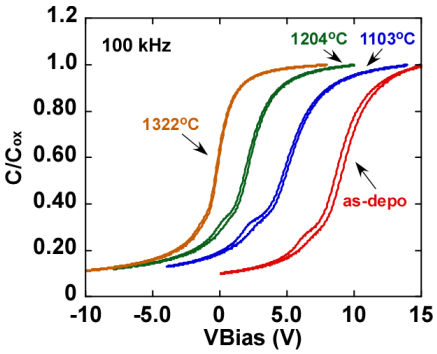

Fig. 1. High frequency *C-V* characteristics of MOS capacitors

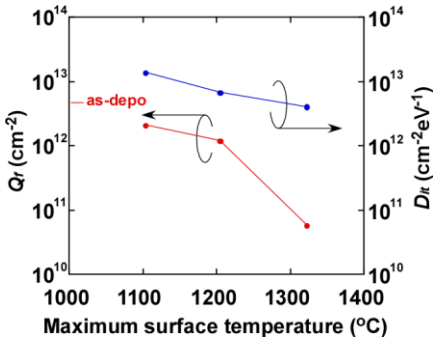

Fig. 2. Maximum surface temperature dependence of Q_f and D_{it}

結論＞1000°C に予備加熱を施した試料に約 15 秒の TPJ 照射を施し 1322°C に到達した試料において, Q_f は 5.9×10^{10} cm^{-2}, D_{it} は 4.1×10^{12} cm^{-2}eV^{-1} まで低減した。堆積 SiO_2 膜のアニール時間を大幅に短縮できる可能性を示した。

謝辞＞本研究の一部は広島大学ナノデバイス・バイオ融合科学研究所及び最先端・次世代研究開発支援（NEXT）プログラムの支援の下に行われた。

参考文献＞[1] Y. Hiroshige, *et.al.*, Jpn. J. Appl. Phys. **49** (2010) 08JJ01.

© 2014 年　応用物理学会