

## 19p-A17-8

## CVD 法による Ge 酸化膜の作製と評価

## Fabrication and Evaluation of Germanium Oxide Film made by CVD process

東京農工大・工 松岡悠斗 岩崎好孝 上野智雄

Tokyo Univ. of Agri. &amp; Tech. Y.Matsuoka Y.Iwasaki T.Ueno

Email: 50013645136@st.tuat.ac.jp

## 1. はじめに

Si と比べ移動度の高い Ge の MOS デバイスへの導入が期待されている。しかし Ge 上への良質な絶縁膜の作製が課題であり、近年様々な材料や手法での成膜が検討されている。今回、CVD 法で Ge 酸化膜を作製し、Ge 基板との反応による膜厚減少や界面特性の変化等を中心に、熱処理の効果を調査した。

## 2. 実験方法

当研究では CVD 原料として右図に示す構造を持つ TEOG (Tetraethylortho-germinate) を採用している。

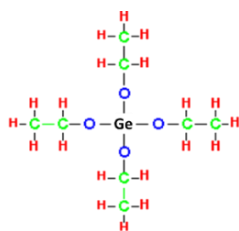


Fig.1 原料構造

キャリアガスとして純窒素を選択し、成膜中の基板表面温度を熱電対で測定している。Ge 基板自身が融解しない温度領域 (~700°C) では、原料が分解せず成膜はできなかった。そのため今回は成膜時に酸素を導入し、気相中で原料と酸素を反応させることで、GeO<sub>2</sub> を堆積させている。

## 3. 実験

## ① GeO 脱離による膜厚減少

Ge 基板において、Ge/GeO<sub>2</sub> 界面での GeO 脱離が 420°C 以上の温度で発生し、界面欠陥の原因となる。GeO 脱離が起きると酸化膜厚の減少が起きると考え、熱酸化膜と CVD 法による膜に対し、それぞれ窒素雰囲気下で 500°C の熱処理を加え、膜厚の変化を XPS で測定した。

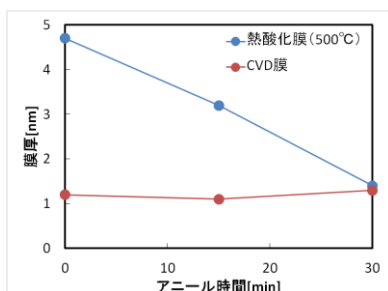


Fig.2 熱処理による膜厚変化

結果を見ると CVD 法による膜は、膜厚が減少しなかった。熱酸化膜とは異なる性質を示したため、

この熱処理が電気特性にどのような影響を与えるのか更に調査を行った。

## ② CV 特性への熱処理の効果

Ge 基板を洗浄し CVD 法で GeO<sub>2</sub> 膜を堆積した後、窒素雰囲気下で 500°C 30min の熱処理を行った。その後 Al 電極を真空蒸着した。このサンプルの CV 特性を測定し、熱処理の有無による特性の変化を調査した。次の図に測定結果を示す。

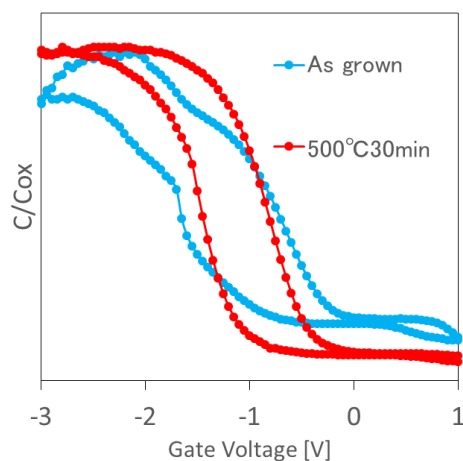


Fig. CV 特性(1MHz)

測定した CV 特性を見ると、As grown のサンプルでは注入型のヒステリシスが確認できる。また、蓄積領域でリーク電流による容量の低下がみられる。500°C 30min の熱処理によってヒステリシス幅が減少し、蓄積容量の低下もなくなった。このことから、熱処理によって界面準位が減少し、膜の絶縁性が向上したものと考えられる。CVD 法で作製した Ge 酸化膜に対し 500°C の熱処理が膜質の向上に効果があることが分かった。

## 4. まとめと今後の方針

今回は成膜条件や熱処理の温度と時間を固定して実験を行った。今後は各条件を変更し、電気特性に与える影響を調査する。また、本来 GeO 脱離によって界面欠陥が発生する温度での熱処理によって、なぜ電気特性が良くなったのか詳細に調査する。