

新 Ti 原料を用いた低抵抗 CVD-TiN 薄膜の形成

Fabrication of low resistivity CVD-TiN thin film using new Ti precursor

(株)日立国際電気, 原田 和宏, 中谷 公彦, [○] 芦原 洋司, 金山 健司

Hitachi Kokusai Electric, Kazuhiro. Harada, Kimihiko Nakatani, [○] Hiroshi. Ashihara,

Kenji. Kanayama, E-mail: harada.kazuhiro@h-kokusai.com

【はじめに】

近年、MOSFET の高性能化を実現するため、高移動度を持つチャネル材料の研究が盛んに行われている。チャネル材料の変化に伴い、メタルゲート電極に求められる実効仕事関数も変化し、シリコンゲルマニウム (SiGe) チャネルを用いた pMOS では、midgap (4.6eV) 付近の実効仕事関数が要求される。[1] さらには、微細化により極薄膜 (<5nm) で低抵抗の実現が求められる。新しい Ti 原料を用いることにより、TiN 膜の抵抗率を低減し、実効仕事関数を下げることに成功したので報告する。

【実験方法】

TiN 薄膜は、CVD 装置を用い、新 Ti 原料と NH₃ を供給することにより成膜した。堆積膜の厚さは、断面 TEM 観察で感度補正した蛍光 X 線で評価した。膜の抵抗は 4 探針プローブによって評価するとともに、膜中の不純物濃度は、二次イオン質量分析法 (SIMS)、表面ラフネスは原子間力顕微鏡 (AFM)、段差被覆性は透過型電子顕微鏡 (TEM) を用いてそれぞれ評価した。また実効仕事関数の評価は、HfO₂ をゲート絶縁膜とした MOS キャパシタを作成し、CV 測定により算出した。

【結果と考察】

Fig.1 には新 Ti 原料を用いて成膜した TiN 膜の抵抗率の膜厚依存性である。従来の TiN 膜と比べて薄膜領域でも良好な抵抗率を得ることができたことから、低不純物濃度、且つラフネスが良好であることを予測した。実際に SIMS 分析から得られた不純物濃度は、 10^{19} atoms/cm³ オーダーであり、且つ TiN 膜の 5nm における AFM 分析結果では、Rms= 0.18nm が得られた。

Fig.2 には、MOS キャパシタの CV 特性から算出した EOT-実効仕事関数のプロットを示す。新 Ti 原料を用いた TiN 膜では、従来の TiN と比較して約 0.38eV 低い結果を得た。また段差被覆性は AR10 の Line & Space パターンで 95% 以上を実現でき、高い段差被覆性が求められる微細パターンに適用できることもわかった。

【謝辞】本研究における MOS キャパシタの作成は、産総研つくばイノベーションアリーナ (TIA) 推進本部スーパークリーンルーム産学官連携研究棟の設備を使用して作成した。

【参考文献】 [1] G.Eneman *et al.* VLSI Symposium, T92-93 (2013).

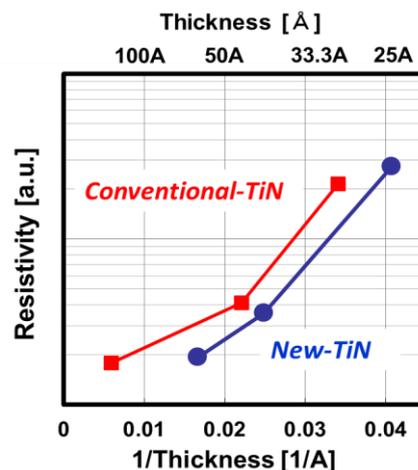


Fig1. Resistivity of New TiN film

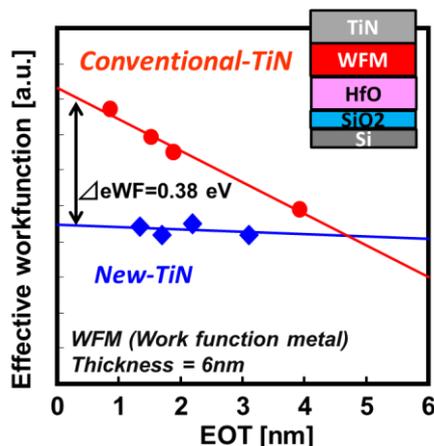


Fig2. Effective workfunction of New TiN film