19p-A7-6

金属酸化膜を利用した狭ナノギャップ電極の作製

Fabrication of nanogap electrodes by shadow evaporation through metal oxides overhangs

東大生研・ナノ量子機構　○尾上俊樹，吉田健治，平川 一彦

IIS and INQIE, Univ. of Tokyo ○Toshiki Onoue, Yoshida Kenji, Kazuhiko Hirakawa

E-mail: t-onoue@iis.u-tokyo.ac.jp

カーボンナノチューブや量子ドット、分子等といった bottom-up ナノ構造は、量子力学的効果を反映した特性を示す。それらの特性を電子デバイスに応用するには、ナノ構造の寸法に適したギャップ幅を有する電極が必要である。微小なギャップ電極を作製する方法として、ギャップ幅 20nm 以上ならば電子線描画法が、一方、幅 1nm 以下の原子スケールのギャップ電極であれば通電断線法[1]などが知られている。しかし、幅 1nm から 20nm の領域のギャップ電極は作製が極めて困難である。近年、Ti/Au 電極上に Cr 等の金属を蒸着し、その酸化膜による庇をマスクとして用いることで、ギャップ幅 20nm 以下の電極を作製する方法が報告された[2]。この領域のナノギャップを持つ電極を使用することで、これまで不可能だった寸法が数 nm の bottom-up ナノ構造への電気的アクセスが可能となる。

本研究では、以下の手順でナノギャップ電極を作製した。まず GaAs 基板上に電子線リソグラフィーにより片方の電極パターンを描画、Ti/Au をそれぞれ 2nm、15nm、さらに Cr を 50nm 蒸着する。このとき Cr 膜が酸化され、体積が膨張するために庇状の形状となる。再び電子線リソグラフィーにより、一回目の電極に一部重なるように他方の電極を描画、同様に Ti/Au を蒸着すると、Cr 酸化物の庇の効果により、蒸着時に影ができ、ナノギャップ電極を作製できる[2]。Fig. 1 は作製したナノギャップ電極のギャップ部を斜めから観察した電子顕微鏡写真である。右側の金属部分が、一度目に蒸着した Ti/Au/Cr 膜、中央から上に堆積している部分が二度目に蒸着した Ti/Au 膜である。また楕円で囲んだ領域に、幅 15nm 程度のギャップの形成が確認できた。同様の手順で Cr 膜厚 10、20、30nm の試料を作製し、ギャップ幅の Cr 膜厚依存性を測定した。Fig. 2 にその結果を示す。Cr 膜厚の減少に従い、ギャップ幅が小さくなることが確認された。以上の結果より、Cr 膜厚 30nm 以下において、幅 10nm 以下のナノギャップ電極の形成が確認され、本手法の有効性が確認された。

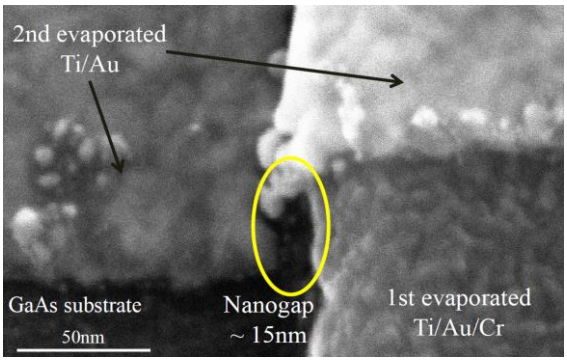

Fig. 1 SEM image of a fabricated nanogap

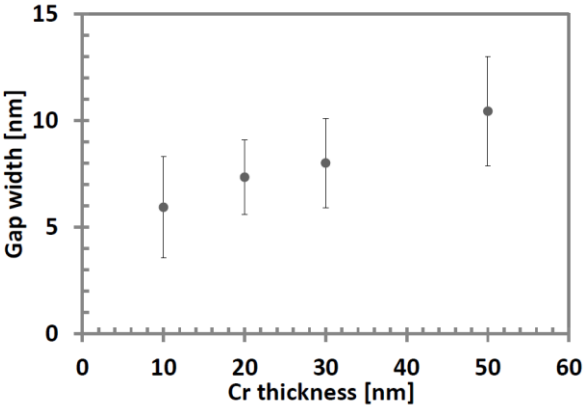

Fig. 2 Gap width vs. Cr layer thickness

参考文献　[1] H. Park, et al., Appl. Phys. Lett., **75**, 301(1999). [2] A. Fursina, et al., Appl. Phys. Lett, **92**,113102(2008).

© 2014 年　応用物理学会