

## CYTOP 薄膜の誘電特性とメモリデバイスへの応用

## Dielectric Properties of CYTOP Thin Film and Application to Memory Devices

室蘭工業大学 ○多田 芳広, 中山 誠, 植杉 克弘, 福田 永

Muroran Institute of Technology, Faculty of Engineering, ○Yoshihiro Tada, Makoto Nakayama,

Katsuhiro Uesugi and Hisashi Fukuda

E-mail: y\_tada@mmm.muroran-it.ac.jp

## 1. はじめに

有機高分子材料であるサイトップ (CYTOP:商品名) は、図 1 に示すようにペルフルオロ (4-ビニルオキシ-1-ブテン) (BVE) を環化重合させた構造である<sup>1)</sup>。誘電特性では、誘電正接  $\tan\delta$  が  $10^{-4}$ 、絶縁破壊耐圧が 3 MV/cm と報告されている<sup>2)</sup>。フッ素系溶媒を用いて溶解させることができるためドロップキャストやスピコート法などの塗布プロセスによる成膜が可能である。CYTOP は高い揮発性を持つことから表面エネルギーが小さく安定な構造をとりその上に形成する有機薄膜の結晶成長が促進される利点もある。本研究では、CYTOP 層を電荷蓄積として機能させる有機半導体トランジスタ (OTFT) 型メモリデバイスについて報告する。ゲート絶縁膜を  $\text{SiO}_2/\text{CYTOP}$  の積層構造 (図 2) にし、かつチャネル層としてポリ 3-ヘキシルチオフェン (P3HT) を用いることでメモリ機能とトランジスタ機能の両方を発現させた。本報告では CYTOP 膜の電気的特性および電荷保持特性について示す。

## 2. 実験方法

基板として抵抗率が  $0.1 \Omega \cdot \text{cm}$  の  $p^+\text{-Si}$  (100)を用いた。その上に熱酸化を用いて厚さ 200 nm の  $\text{SiO}_2$  膜を形成した。次に旭硝子製の CYTOP (9 wt%)を用いて膜を作製した。CYTOP 膜形成には、パーフルオロ溶液により 5 wt%に希釈して使用した。有機半導体薄膜として P3HT 膜を塗布法により堆積させた。最後に P3HT 薄膜上に真空蒸着法によりメタルマスクを用いて金ソース/ドレイン電極を形成した。

## 3. 実験結果

$\text{SiO}_2/\text{CYTOP}$  積層 OTFT メモリの出力特性より移動度は、 $1.04 \times 10^{-2} \text{ cm}^2/\text{Vs}$ であった。次に OTFT メモリの伝達特性を調べた結果、しきい値電圧は  $V_{th} = -6.06 \text{ V}$ であった。測定条件はドレイン-ソース間電圧を  $-20 \text{ V}$  と一定にし、ゲート電圧  $40 \text{ V}$  を 10~60 s 印加し、伝達特性の変化を測定した。バイアス印加によりドレイン電流の増加がみられた (図 3)。このことは、CYTOP 膜への電荷蓄積を意味していると考えられる。一方、ゲートに逆バイアスを印加することでバイアス印加前の初期状態に戻ることが示された。すなわち、メモリの書き込み・消去およびデータ保持が得られることが確認できた。

## 参考文献

(1)尾川 元, 杉山徳英, 神田眞宏, 岡野邦子, Reports Res. Lab. Asahi Glass Co.,Ltd.,**55**,2005, pp.47-51

(2)田口裕一, 伊東栄次, 宮入圭一, 電子情報通信学会

信学技報 IEICE Technical Report CME2005-81, 2005, pp.5-10

本研究は、科学研究費補助金「基盤研究 (C)」課題番号 25420310 の援助を受けて行われたものである。

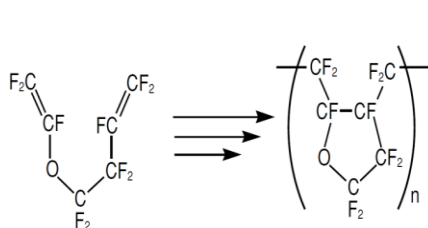


図 1 BVE の分子構造と高分子構造

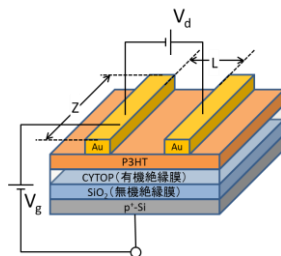


図 2 OTFT メモリ構造

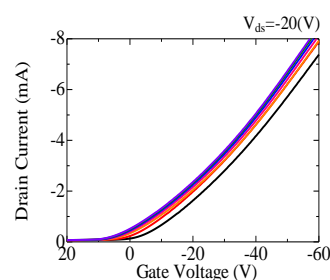


図 3 電荷保持特性