19p-PB2-11

p-GaN 基板上自己整合型イオン注入 MISFET の高耐圧化

High Power Operation of Self-Aligned Ion-implanted MISFETs on p-GaN Substrates

法政大理工　○木村　純　，葛西　駿　，三島　友義　，中村　徹
Jun kimura, Hayao Kasai, Tomoyoshi Mishima, Tohru Nakamura
Department of Electronics and Electrical Engineering, Hosei University
E-mail: jun.kimura.uk@stu.hosei.ac.jp

〔はじめに〕　GaN は高い絶縁破壊強度や飽和電子速度など優れた物性値を持っており、高耐圧デバイスおよび高速動作デバイスへの応用が期待されている。サファイア基板上に形成した横型デバイスで高耐圧を達成するためにはリサーフ構造が有効である。本報告は、ゲート-ドレイン間に n^-層を有するリサーフ構造 MISFETs の試作を行い、高耐圧化の指針を得たのでその結果について述べる。

〔実験〕　デバイスの断面構造を図 1 に示す。サファイア基板上に 3um の undoped-GaN 層、1 um の Mg 濃度 $1\times10^{18}/cm^3$ の p 型層をエピタキシャル成長させた基板を使用した。リサーフ領域としての n^-層は Si を $5\times10^{13}/cm^2$ 注入を行い、またソースドレイン直下 Si を $1\times10^{15}/cm^2$ イオン注入を行い n^+層を形成した。リサーフ領域の Si ピーク濃度は約 $8.8\times10^{18}/cm^3$ である。その後活性化熱処理を 1100℃で 2 分間行った後、素子分離のため窒素を $1\times10^{15}/cm^2$ イオン注入した。その後、ソース及びドレイン電極を形成し合金化熱処理を 550℃ 1 分間行った。

〔結果〕　図 2 にゲート長 2um、ゲート幅 50um のデバイスのリサーフ長に対する絶縁破壊電圧を示す。n^-層を設けることにより、絶縁膜のエッジにかかる電界が緩和されることにより耐圧が向上した。またリサーフ長を伸ばすことにより耐圧が上昇した。

本研究は環境省「未来のあるべき社会・ライフスタイルを創造する技術イノベーション事業」の委託をうけてなされた。

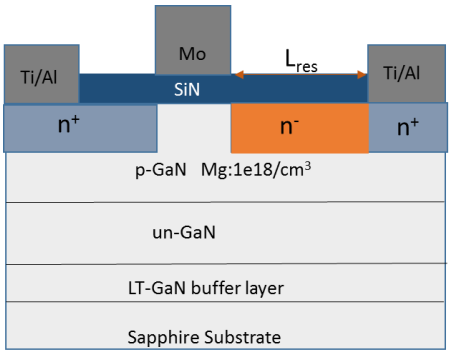


図 1　デバイスの断面構造

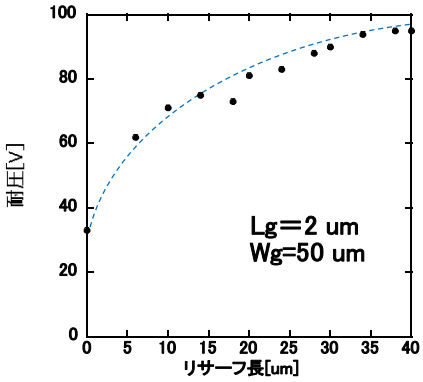


図 2　耐圧のリサーフ距離依存性

© 2014 年　応用物理学会