

自立 GaN 基板上のイオン注入縦型バイポーラトランジスタ Ion-implanted Vertical Bipolar Transistor on Free-Standing GaN Substrates

法政大理工¹, ノートルダム大²°高橋 賢伍¹, 野本 一貴², 三島 友義¹, 中村 徹¹Hosei University¹, University of Notre Dame²°K. Takahashi¹, K. Nomoto², T. Mishima¹, T. Nakamura¹

E-mail:kengo.takahashi.2s@stu.hosei.ac.jp

[はじめに] サファイア等の異種基板上に成長させた GaN エピタキシャル層上に形成した電子デバイスは、欠陥密度が比較的高いため優れた電気特性が得られない事が課題となっている。今回、欠陥密度が更に低い自立 GaN 基板上 GaN 層でバイポーラトランジスタを作製したので、その結果を報告する。

[実験] 製作したデバイスの断面構造を図 1 に示す。自立 GaN 基板上に MOCVD 法により pn 接合を成長した。層構造は、p⁺⁺-GaN (10nm)/ p-GaN (600nm)/ n⁻-GaN (20μm)/ n⁺-GaN (2μm)/ n-GaN 基板(400μm) である。p-GaN 層に Si を 30 keV, $1 \times 10^{15}/\text{cm}^2$, +100 keV $3.8 \times 10^{13}/\text{cm}^2$, + 180 keV $1.4 \times 10^{14}/\text{cm}^2$ の 3 段階でイオン注入し、活性化熱処理を 1100°C で 2 分間行い、エミッタ層を形成した。エミッタ電極は Ti (30 nm)/ Al (200 nm) で形成し、合金化熱処理を 550°C で 1 分間行った。その後ベース電極を Pd(200 nm)/ Al (200 nm) で形成し、最後に裏面電極を Ti (30 nm)/ Al (200 nm) で形成した。

[結果] 図 2 はバイポーラトランジスタのエミッタ接地電流-電圧特性である。図 2 からわかるように、電流増幅動作を示し、電流増幅率 $h_{FE} = 6$ が得られた。今後、プロセスダメージの低減などにより、さらなる特性の改善が期待できる。

なお、本研究は環境省「未来のあるべき社会・ライフスタイルを創造する技術イノベーション事業」の委託をうけてなされた。

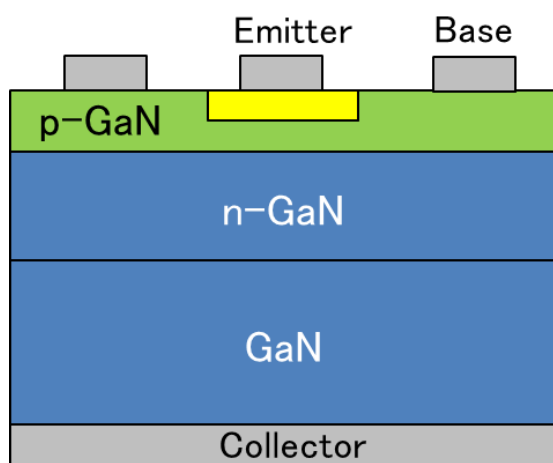
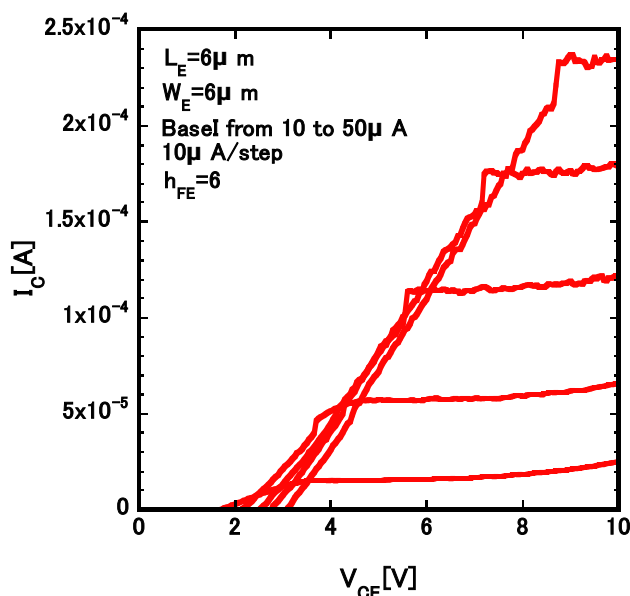


図 1 デバイスの断面構造

図 2 バイポーラトランジスタの I_C - V_{CE} 特性