

Ge/Si/Ge 障壁構造での赤外線ボロメータ素子の電気特性

Electrical Characteristics of Ge/Si/Ge Barrier Structure for Infrared Image Sensor

東理大理工 〇小田 健志, 宝田 隼, 古川 昭雄

Tokyo Univ. of Science, 〇Takeshi Oda, Jun Takarada, and Akio Furukawa

E-mail: 7311029@ed.tus.ac.jp

【はじめに】室温動作赤外線イメージセンサはセキュリティー、構造物の劣化検知や医療など様々な分野に応用されている。これらのセンサーに用いる赤外線ボロメータは、その温度を検知するものであるため、素子の抵抗温度係数 (TCR) の大きなものが高感度となり、さらに抵抗は周辺の CMOS 回路との接続整合性や雑音の観点から低抵抗なものが好ましい。Si 系材料のボロメータは Si-LSI プロセスに整合できるため、コスト面から有利である。我々は Si に Ge を組み合わせて高 TCR でかつ低抵抗なものを、材料面と構造面でいくつかの手法を用いて研究しているが、その中で Ge/Si/Ge ポテンシャル障壁構造について報告してきた[1]。この構造の素子で

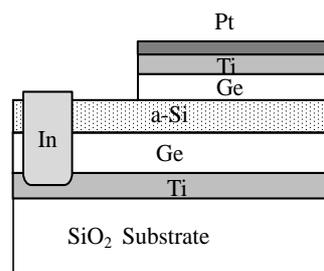


図 1. 試料構造

は素子に印加するバイアス電圧に TCR が依存する。今回、バイアス電圧依存性について調査を行い、低バイアス電圧では 6%/K 程度の高い TCR を得ることができたので報告する。

【実験と結果】 試料構造を図 1 に示す。RF マグネトロンスパッタ法を用いて、石英基板上に 金属層, Ge, Si, Ge, 最上層には金属層の順で成膜した。Ge, Si は X 線回折測定では特定のピークは見られず、アモルファス構造と推定される。Ge/Si 界面にはポテンシャル障壁があると考えられる。Si と Ge の単層膜の測定では、抵抗率と TCR は、Si が抵抗率 $170\text{M}\Omega\cdot\text{cm}$ 、 $\text{TCR}=3.9\%/K$ 、Ge は抵抗率 $40\Omega\cdot\text{cm}$ 、 $\text{TCR}=1.8\%/K$ であった。図 2 には障壁層となる Si 層の厚さが 100nm の試料について室温近辺で温度を変化させた場合の電流・電圧特性を示す。温度が上がるほど電流は増加する特性となった。これは温度が上がることによりキャリアのエネルギー分布が広がり障壁を越えて流れるキャリア数や、アモルファス Si 層中の局在準位にいるキャリアが熱励起され増加したためと考えられる。図 3 は Si 層の厚さが 30, 50, 100nm の場合の Si 層内にかかる電界に対する TCR の依存性を示したものである。ここで電界については、Si 層の抵抗率は Ge 層に比べ非常に大きく、またポテンシャル障壁があると考えられることから素子に印加された電圧はほとんど Si 層にかかるとして計算した。測定ばらつきもあるが、TCR は電界が大きくなるにつれ減少し、どの障壁層厚でも同様の特性が得られた。電界が小さいときは、TCR は 6%/K 程度の大きな値が得られた。

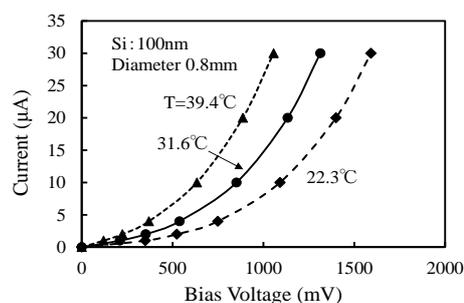


図 2. I-V 特性の温度依存性

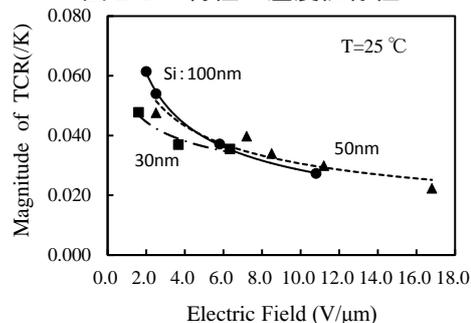


図 3. TCR の障壁層内電界依存性

【実験と結果】 試料構造を図 1 に示す。RF マグネトロンスパッタ法を用いて、石英基板上に 金属層, Ge, Si, Ge, 最上層には金属層の順で成膜した。Ge, Si は X 線回折測定では特定のピークは見られず、アモルファス構造と推定される。Ge/Si 界面にはポテンシャル障壁があると考えられる。Si と Ge の単層膜の測定では、抵抗率と TCR は、Si が抵抗率 $170\text{M}\Omega\cdot\text{cm}$ 、 $\text{TCR}=3.9\%/K$ 、Ge は抵抗率 $40\Omega\cdot\text{cm}$ 、 $\text{TCR}=1.8\%/K$ であった。図 2 には障壁層となる Si 層の厚さが 100nm の試料について室温近辺で温度を変化させた場合の電流・電圧特性を示す。温度が上がるほど電流は増加する特性となった。これは温度が上がることによりキャリアのエネルギー分布が広がり障壁を越えて流れるキャリア数や、アモルファス Si 層中の局在準位にいるキャリアが熱励起され増加したためと考えられる。図 3 は Si 層の厚さが 30, 50, 100nm の場合の Si 層内にかかる電界に対する TCR の依存性を示したものである。ここで電界については、Si 層の抵抗率は Ge 層に比べ非常に大きく、またポテンシャル障壁があると考えられることから素子に印加された電圧はほとんど Si 層にかかるとして計算した。測定ばらつきもあるが、TCR は電界が大きくなるにつれ減少し、どの障壁層厚でも同様の特性が得られた。電界が小さいときは、TCR は 6%/K 程度の大きな値が得られた。

[1] 五十川他、第 60 回応用物理学会春季学術講演会予稿集, 2013, 29a-A3-3