

## 極薄ゲート絶縁膜を用いた三次元型高分子トランジスタ

### Three-Dimensional Polymer Field-Effect Transistors with Ultra-Thin Gate Insulators

住友化学株式会社<sup>1</sup>, 東大新領域<sup>2</sup>, 理研 創発物性科学研究センター<sup>3</sup>, <sup>○</sup>岡地崇之<sup>1</sup>,  
 樫木友也<sup>1</sup>, 松室智紀<sup>1</sup>, 小熊潤<sup>1</sup>, 小廣健司<sup>1</sup>, 松井弘之<sup>2</sup>, 尾坂格<sup>3</sup>, 竹谷純一<sup>2</sup>, 瀧宮和男<sup>3</sup>  
 Sumitomo Chemical Co., Ltd.<sup>1</sup>, Univ. of Tokyo<sup>2</sup>, RIKEN CEMS<sup>3</sup>, <sup>○</sup>Takayuki Okachi<sup>1</sup>,  
 Tomoya Kashiki<sup>1</sup>, Tomonori Matsumuro<sup>1</sup>, Jun Oguma<sup>1</sup>, Kenji Kohiro<sup>1</sup>, Hiroyuki Matsui<sup>2</sup>,  
 Itaru Osaka<sup>3</sup>, Jun Takeya<sup>2</sup>, Kazuo Takimiya<sup>3</sup> E-mail: okachit@sc.sumitomo-chem.co.jp

三次元型トランジスタは、基板上に備えられた構造体の側面をチャネルとして利用するため、サブミクロンのチャネル長を有するトランジスタを容易に作製できる。そのため通常の平面型トランジスタに比べて飛躍的に高いオン電流密度や遮断周波数を得ることができる[1]。しかしながらサブミクロンのチャネル長に対してゲート絶縁層が数十～数百 nm と厚いために、短チャネル効果によるオン/オフ比の低下や出力特性における不十分な電流の飽和が観測されることがあった。そこで我々は短チャネル効果を抑制するため、三次元型トランジスタのゲート絶縁層に、AlOx と自己組織化単分子膜で構成される極薄の絶縁膜を適用した。その結果、チャネル長 0.9 μm、ゲート絶縁層膜厚 7 nm の極めて小さいサイズの薄膜トランジスタを、通常の平面解像度のフォトリソグラフィと印刷手法で形成することができた。ゲート絶縁層の薄膜化は、三次元型トランジスタに特有であるドレイン電極近傍におけるゲート電極の欠損領域を最小化し、出力特性における電流の飽和を改善する効果もあると考えられる。

有機半導体はスピコートまたはインクジェットにより形成した。低分子半導体を用いると、インク粘度が低いことや結晶化に伴う凝集によってチャネルとなる構造体の側面に均一に半導体を形成する事が困難である[2]。そこで我々はインク粘度の調節が容易であり、幅広い塗布・印刷手法へ適用可能な高分子半導体を用いた。図 1 は高分子半導体をスピコートにより形成した場合のトランジスタ特性である。電界効果移動度は最大で 0.27 cm<sup>2</sup>/Vs であったが、チャネル長が 0.9 μm と短いために、チャネル長 5 μm の平面型トランジスタにおいて 1.5 cm<sup>2</sup>/Vs が得られた場合と同等のオン電流密度が得られた。出力特性においては理想的な飽和特性が観測された。ゲート絶縁層を薄膜化したため駆動電圧も大きく低減された。三次元型トランジスタを有するバックプレーンアレイの試作も行った。インクジェットで半導体を形成することにより隣接素子間のリークが抑えられ 10<sup>5</sup> 程度の高いオン/オフ比が得られた。

本研究は、JST 戦略的イノベーション創出推進事業(S-イノベ)による委託を受け行われた。

[1] M. Uno *et al.*, Appl. Phys. Lett. **97**, 013301 (2010)

[2] M. Uno *et al.*, Appl. Phys. Lett. **93**, 173301 (2008)

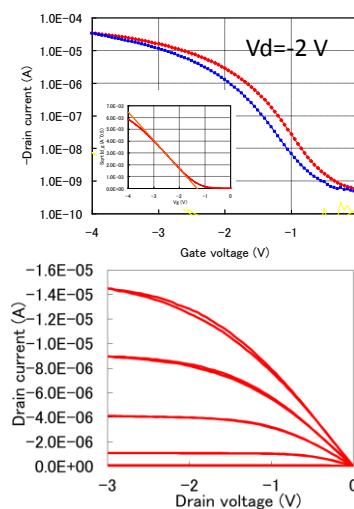


図 1 試作した三次元型トランジスタの特性