

サブ 60mV/decade スイッチングを実現する異なる FET ゲート 制御機構のシミュレーションによる比較解析

Comparison study of various gate control mechanisms to realize sub 60 mV/decade switching in FET

神戸大院工 石田 智也, 福嶋 賢介, 笹岡 健二, 小川 真人, [○]相馬 聡文

Tomoya Ishida, Kensuke Fukushima, Kenji Sasaoka,
Matsuto Ogawa, and [○]Satofumi Souma

Department of Electrical and Electronic Engineering, Faculty of Engineering, Kobe University

集積回路の最小構成要素である MOSFET はムーアの法則に沿う形で微細化が進められてきたが、チャンネル長がナノメートルオーダーに近づくにつれ種々のリーク電流が発生し、それに伴う発熱が重大な問題となっている。また、リーク電流を抑えるためにはしきい値電圧を高め設計する必要があるため、オン電流を稼ぐ都合上電源電圧もまた下げられず、結果として動的な消費電力もまた増大する。これらの課題の解決に向けては、ナノスケールのチャンネル長でありながらリーク電流の少ないチャンネル材料の設計と同時に、急峻なスイッチング特性、すなわち低いサブスレッショルド係数 (S 値) の実現が望まれる。

低 S 値の追及は、低い電源電圧でのオン/オフスイッチングを狙うものであり、それにより結果として低消費電力化が期待される。この S 値は、従来型の MOSFET では $\ln 10 k_B T / e = 60 \text{mV/decade}$ が室温での下限である事が知られているが、これよりも更に低い S 値即ちより急峻なスイッチングを得る試みに注目が集まっている。このような試みは、大きく分けて二つのアプローチに分けられる。一つは、チャンネル中の電子の伝導機構の改善に解を求めるものであり、もう一つは、ゲート電圧によるチャンネル中の実効電位 (表面ポテンシャル) の制御性の改善に解を求めるものである。前者のアプローチとしてはバンド間トンネル FET が挙げられ、そこではフェルミ分布関数のテール部分 (熱励起部分) が伝導に寄与しないようにする事が鍵である。一方、後者のアプローチとしては、強誘電体を用いたフィードバック機構により印加したゲート電圧以上の実効電圧を得る事や、可動式のゲート構造を組み込んだ NEMS 機構を用いる事によって印加したゲート電圧以上の実効電圧を得る事などが挙げられる。前者のチャンネル中の電子の伝導機構の改善に関しては多くの研究報告があるものの、後者のゲート制御機構の改善に関しては更に多くの検討が必要な段階である。

このような背景のもと、我々のグループでは、今後の低発熱な MOSFET の実現に向け、上で述べたような新規ゲート制御機構についての比較検討を目的としてシミュレーションによる解析を行っている。本講演では、強誘電体をゲート絶縁膜の一部に用いた FET と、グラフェン膜を可動ゲートに用いた場合の FET のスイッチング性能についてシミュレーションによって解析した結果を報告する。

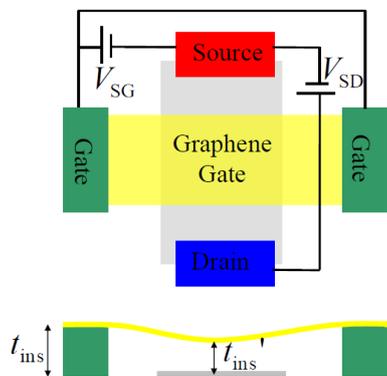


図 1: グラフェン膜を可動ゲート電極とする FET の概念図

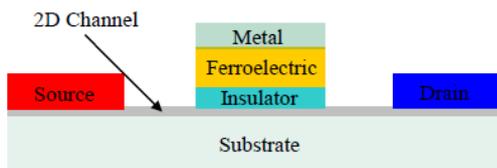


図 2: 強誘電体をゲート絶縁膜の一部に用いた FET の概念図