

低誘電率 SiCN 電荷捕獲層の正孔捕獲特性

Hole trapping characteristics of low-dielectric constant SiCN charge trapping layer

東海大学大学院工学研究科¹ ○(M)田中伸¹, (M)内藤慎二¹, 小林清輝¹Graduate School of Engineering, Tokai Univ.¹ ○(M)S. Tanaka¹, (M)S. Naito¹, and K. Kobayashi¹

E-mail: kkbys@keyaki.cc.u-tokai.ac.jp

【目的】近年、電荷トラップ型の不揮発性メモリデバイスが注目されている。現在、電荷捕獲絶縁膜には SiN_x 膜 (比誘電率 $\epsilon \sim 7$) が用いられているが、我々は誘電率の低い SiCN 膜 ($\epsilon = 4.8-4.9$) の使用を提案してきた [1-4]。本研究では、SiCN 素子において高速消去が実現できたメカニズムを理解するために、捕獲正孔密度と注入正孔密度の関係について調べた。

【実験方法】p 型 (100) シリコン基板表面に熱酸化により形成された膜厚 2.4 nm のトンネル酸化膜 (SiO₂) の上に膜厚 31.5 nm の SiCN 膜、又は膜厚 30.4 nm の SiN_x 膜を堆積し、続いて膜厚 17.3 nm のブロッキング酸化膜を堆積した。真空蒸着法を用いてアルミニウム電極を形成しメモリキャパシタを形成した。メモリ素子の電荷捕獲絶縁膜中の捕獲電荷を放出させるため素子を 240°C で保存した後、C-V 測定によってフラットバンド電圧 V_{FB} を求めた。その後、変位電流を抑制するために -0.1 V のステップでゲート電圧 V_G を 0 から -22 V まで変化させた。その後、再度 C-V 測定を行い、得られた V_{FB} からフラットバンド電圧の変化量 ΔV_{FB} を求めた。以上に述べた手順で、 $V_G = -22$ V まで電圧を印加した後、C-V 測定を行う操作を繰り返した。この実験により捕獲正孔密度と電荷捕獲絶縁膜に注入される正孔の密度の関係を求めた。

【実験結果と考察】実験から求めた捕獲正孔密度と注入正孔密度の関係を Fig. 1 に示した。注入した正孔の密度に対して、SiN_x 素子に比べ SiCN 素子の方が捕獲された正孔の密度が高いという結果が得られた。十分に多くの正孔を注入しており、SiCN 素子の正孔トラップ密度が高い可能性が示唆される。SiCN 素子の高い正孔トラップ密度が、高速消去に寄与したと考えられる。

【謝辞】本研究は一部科学研究費補助金(基盤研究(C)26420280)の助成のもとに行われました。

【参考文献】[1] 内藤, 名切, 伊藤, 白岩, 小林: 第 74 回応用物理学会学術講演会 18p-P10-9 (2013 秋)
[2] S. Naito, S. Nakiri, and K. Kobayashi, 224th ECS

Meeting, Abstract #2007 (2013). [3] 伊藤, 内藤, 小林: 第 61 回応用物理学会学術講演会 18p-PA-12-7 (2014 春) [4] 内藤, 伊藤, 小林: 第 61 回応用物理学会学術講演会 18p-PA-12-8 (2014 春)

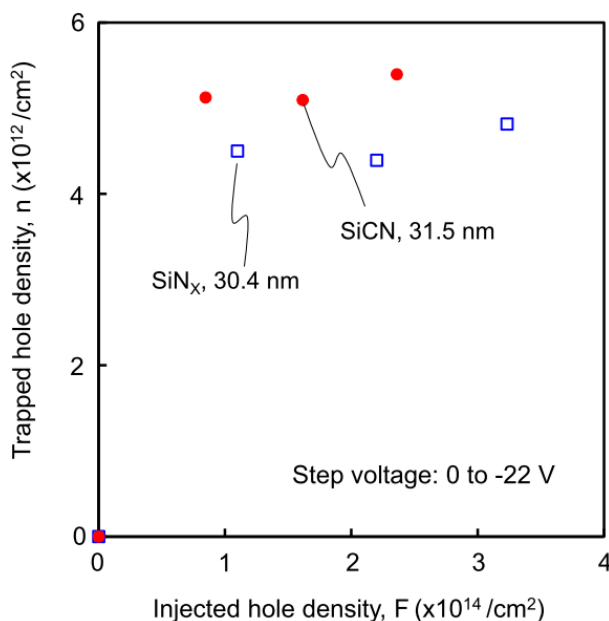


Fig. 1 捕獲正孔密度と注入正孔密度の関係