

# キャリア注入障壁を考慮した p チャネル有機トランジスタの数値的検討

## Numerical Investigation of P-channel Organic Transistors with Carrier Injection Barriers

慶應大・理工<sup>1</sup>, 東洋大<sup>2</sup> ○野田 啓<sup>1</sup>, 和田 恭雄<sup>1</sup>, 鳥谷部 達<sup>2</sup>

Keio Univ.<sup>1</sup>, Toyo Univ.<sup>2</sup>, ○Kei Noda<sup>1</sup>, Yasuo Wada<sup>1</sup>, Toru Toyabe<sup>2</sup>

E-mail: nodakei@elec.keio.ac.jp

【背景と目的】有機薄膜トランジスタ (OTFT) ではコンタクト電極/有機半導体界面にキャリア注入障壁 (ショットキー障壁) が存在し、デバイス特性の支配的要因となっている。我々はこれまで、キャリア注入障壁を考慮した OTFT のデバイスシミュレーションを実施するために、熱励起された電子のトンネル現象である熱電子電界放出 (Thermionic Field Emission: TFE) 機構をキャリア注入モデルとして採用し、n チャネル型 OTFT の数値的検討を行った。[1,2] 本発表では、このシミュレーション手法を p チャネル OTFT 向けに拡張すると共に、実際のデバイスの電気特性との比較検討を実施したので、それらの結果について報告する。

【結果】本研究で用いたデバイスシミュレータは TOTAS (Thin-Film Organic Transistor Advanced Simulator) である。また、電極/半導体層界面における電流値の境界条件として、TFE モデルを取り入れた。図 1 に示したボトムゲート・トップコンタクト型のペンタセン TFT (チャンネル長 50  $\mu\text{m}$ 、チャンネル幅 1mm) を実際に作製し、電気特性の測定を行った結果と、デバイスシミュレーション結果との比較を図 2 に示す。キャリア注入障壁高さ ( $\phi_B$ ) を 0.86 eV に設定し、ゲート電圧 ( $V_G$ ) を -10V から -25V へと変化させる際に、キャリア (ホール) 移動度を、0.010 から 0.0381  $\text{cm}^2/\text{Vs}$  へと段階的に増加させることで、線形領域における実験結果を再現するに至った。ここで得られた障壁高さ (0.86 eV) は、Au とペンタセン界面における過去の文献値 (0.85 eV) [3] とほぼ一致し、また電界効果移動度がゲート電圧に依存する現象にも合致する。このように熱電子電界放出機構を導入したデバイスシミュレーションにより、p チャネル素子においても、キャリア注入によって動作が律則される OTFT の電気特性をある程度予測できる可能性が示された。[4]

(参考文献) [1] K. Noda et al., *Jpn. J. Appl. Phys.* **53**, 06JH02 (2014). [2] K. Noda et al., *Org. Electron.* **15**, 1571 (2014). [3] N. Koch et al., *Appl. Phys. Lett.* **82**, 70 (2003). [4] K. Noda et al., *Phys. Chem. Chem. Phys.*, 2014, doi: 10.1039/C4CP01792G.

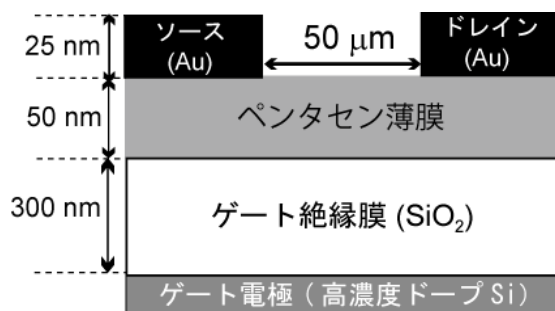


図 1. 作製したボトムゲート・トップコンタクト型ペンタセン TFT の素子構造。

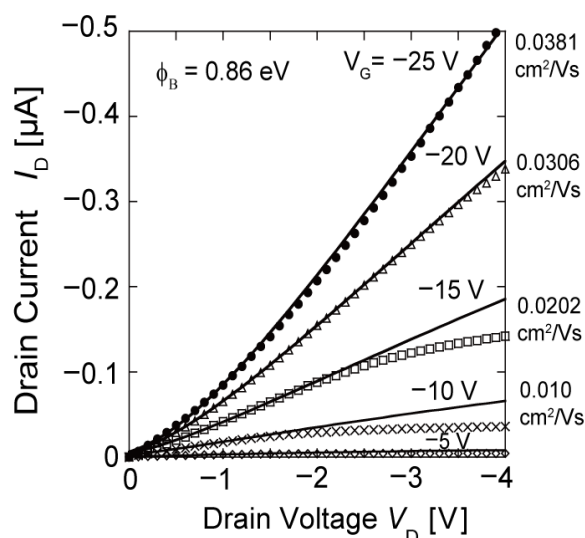


図 2. 作製したペンタセン TFT における出力特性の実験結果 (プロット点) とシミュレーション結果 (実線)。