

17a-E1-3

**ナノデバイスの熱配慮設計：高性能化と新機能創出****Thermal-aware design of nanoscale devices**慶大理工<sup>1</sup>, 東工大院理工 電子物理<sup>2</sup> °内田 建<sup>1,2</sup>, 高橋 綱己<sup>2</sup>, 新留 彩<sup>1,2</sup>Keio University<sup>1</sup>, Tokyo Institute of Technology<sup>2</sup>°Ken Uchida<sup>1,2</sup>, Tsunaki Tkahashi<sup>2</sup>, Aya Shindome<sup>1,2</sup>

E-mail: uchidak@elec.keio.ac.jp

ナノ構造シリコンをチャンネル部とする立体構造トランジスタは、将来のデバイス構造として有望視されている。ナノ構造シリコンでは、電荷キャリアへの量子効果が顕在化し、フォノン散乱の増大により熱伝導率も低くなる。そのため、量子効果やチャンネル温度の上昇が、立体構造トランジスタの電気特性に及ぼす影響を考慮した素子設計が不可欠である。これまで、量子効果が電気特性へおよぼす影響については、数多くの研究グループで、様々な取り組みがなされてきた。しかし、熱輸送の劣化（熱伝導率の低下）が電気特性におよぼす影響については、まだほとんど調べられていない。

また、近年シリコン MOS トランジスタの性能向上が益々難しくなっており、トランジスタの材料を変えることで、より優れた素子を実現しようとする試みがなされている。なかでも、グラフェンをはじめとした層状物質が、その高い移動度と熱伝導率などから注目されている。しかし、基本的な熱特性の優れたグラフェンも、ナノサイズに微細化すると熱伝導率が大幅に低下するという報告や、SOI トランジスタと同様に、自己加熱の影響によってドレイン電流が低下するという報告もなされている。このように、ナノ材料・ナノ構造では、従来無視できた熱的な効果が、トランジスタなどの電子デバイスの性能を左右する可能性が高い。電子輸送の専門家と熱輸送の専門家が共同して研究を進めることが求められている。

本講演では、シリコン立体構造トランジスタにおいて、デバイスの熱的性質に配慮することでデバイス性能の向上を実現した、我々の最近の研究について紹介する。また、微細トランジスタにおける自己加熱を高精度に評価するための技術についても報告する。さらに、グラフェンナノリボンにおける高い発熱を利用した新機能創出（メモリ機能の創出）についても紹介する。