

イオン注入法が $\text{Si}_{1-x}\text{C}_x/\text{Si}$ (001) 構造の欠陥形成過程に及ぼす効果Effect of ion implantation technique on crystalline defects developed during the growths of $\text{Si}_{1-x}\text{C}_x/\text{Si}$ (001) structures山梨大クリスタル研¹, 名古屋大学², 東京都市大総研³中込諒¹, 酒井翔一朗¹, 藤原幸亮¹, 古川洋志¹, [○]有元圭介¹, 山中淳二¹, 中川清和¹,
宇佐美徳隆², 星裕介², 澤野憲太郎³CCST of Univ. of Yamanashi¹, Nagoya Univ.², ARL Tokyo City Univ.³R. Nakagomi¹, S. Sakai¹, K. Fujiwara¹, H. Furukawa¹, [○]K. Arimoto¹, J. Yamanaka¹, K. Nakagawa¹,
N. Usami², Y. Hoshi², K. Sawano³

E-mail: g13me019@yamanashi.ac.jp

CMOS デバイスの性能向上と低消費電力化を実現するためには、正孔移動度の向上が必要不可欠である。理論計算によると、 $\text{Si}(100)$ 面上において面内圧縮応力を加えると Si 中の正孔有効質量が減少すると予想されている。このため我々は圧縮歪み Si により高正孔移動度を得られる可能性に着目し、 $\text{Si}_{1-x}\text{C}_x$ 層を歪み緩和バッファ層とする圧縮歪み Si 薄膜の結晶成長と電気伝導特性に関する研究を行っている。これまでに、圧縮歪み $\text{Si}/\text{Si}_{1-x}\text{C}_x$ ヘテロ構造 MOSFET を作製し、有効質量の低減による正孔移動度の向上を確認している。しかしながら、移動度はチャンネル部での結晶欠陥により抑制されており、我々は結晶性を改善することによる正孔移動度の更なる向上を目指している。本研究では、 $\text{Si}(001)$ 基板にイオン注入によって点欠陥を導入することにより、その上に成長する $\text{Si}_{1-x}\text{C}_x$ 層がどのように改質されるかを調べた。

結晶成長は、ジシラン(DS)・トリメチルシラン(TMS)を原料としてガスソース分子線エピタキシー(GSMBE)法を用いて行った。Fig. 1 に、DS・TMS の流量比を 7:2、基板温度を 570°C として成長した試料の TEM 明視野像を示す。(b)に示す試料は $\text{Si}(001)$ 基板に Ar^+ イオンを加速電圧 25 kV、ドーズ量 $1 \times 10^{15} \text{ cm}^{-2}$ にて注入し、その上に $\text{Si}/\text{Si}_{1-x}\text{C}_x$ 構造を形成したものである。XRD 測定によると、これらの試料中の $\text{Si}_{1-x}\text{C}_x$ 層の歪み緩和率は同程度であった。基板へのイオン注入を行っていない(a)の試料では、積層欠陥等の多数の面欠陥が観察されている。 $\text{Si}(001)$ 基板上に伸張歪み $\text{Si}_{1-x}\text{C}_x$ 層を形成すると、応力テンソルは転位を拡張させる条件を満たすため、積層欠陥の形成が進む。一方 (b)の試料では、面欠陥の占める比率が大きく低減している。XRD 逆格子マッピング測定によると、格子歪みに関する状況は2つの試料で同等であることから、イオン注入により導入された点欠陥は、形成された部分転位の伝搬に対する抵抗力(friction force)を変化させる効果をもつと考えられる。また、両試料とも、基板近傍領域では格子歪みがほとんど緩和していない。このことから、基板中に導入された点欠陥は結晶成長中に膜中に拡散し、成長表面近傍で歪み緩和過程に介入していると考えられる。現時点では詳細なメカニズムは明らかではないが、これらの実験結果は、イオン注入法により結晶欠陥の形成過程を制御することが可能であることを示唆している。

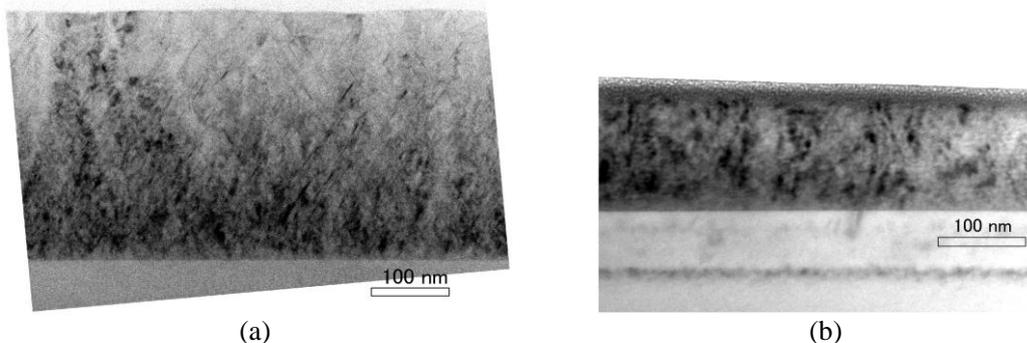


Fig. 1 TEM images

- (a) $\text{Si}_{1-x}\text{C}_x$ film grown without applying the ion-implantation technique.
 (b) $\text{Si}_{1-x}\text{C}_x$ film grown on an ion-implanted $\text{Si}(001)$ substrate.