

くし型電極を有するボトムコンタクト型 OFET のペンタセン膜厚依存性

Pentacene thickness dependence of OFET with interdigitated array electrodes

東工大総理工¹, TMEC², 分析工房³,°Fadlioni¹, 今井和雄², 簀本周邦³, 佐藤芳之³, 石原 宏¹, 大見俊一郎¹Tokyo Institute of Technology¹, TMEC (Thai Microelectronics Center)², Analysis Atelier Co.³,°Fadlioni¹, K. Imai², N. Yabumoto³, Y. Sato³, H. Ishiwara¹, S. Ohmi¹

E-mail: fadli.o.aa@m.titech.ac.jp, ohmi@ep.titech.ac.jp

1. はじめに

単位面積当たりのゲート幅を大きくできるくし型電極を有するデバイスは、非破壊検査、通信、化学センシングなどの分野への応用が期待される周期的な電極構造である[1,2]。本研究では、くし型構造のソース/ドレイン電極を有するボトムコンタクト型 OFET に関してペンタセン膜厚依存性に関する検討を行ったので報告する。

2. 実験方法

本研究で作製したボトムコンタクト型 OFET の断面図を図 1 に示す。SiO₂/Si(100) 上に、Ti をゲート電極としてパターンニングした。次に PECVD 法により SiO₂(600 nm) を形成した。次に Al 電極(500 nm) を堆積後ゲート幅/ゲート長(W/L)16000/28.5 μm のくし型構造をドライエッチングにより形成し、Au(30 nm) をめっき法で形成した。くし型構造は 355 μm x 45 周期である。次に、蒸着法を用いてペンタセン膜厚を 20 nm - 50 nm と変化させて室温で堆積した。堆積レートおよび堆積中の真空度はそれぞれ 1.08 nm/min と 7.8x10⁻⁶ Torr とした。このように作製した試料に関して、電気特性を評価した。

3. 実験結果および考察

図 2(a) に、ペンタセン 20 nm を堆積した場合の I_D - V_D 特性を示す。ドレイン電流が 1 pA/ μm 以下であることがわかった。

次に、ペンタセン 50 nm を堆積した場合の結果を図 2(b) に示す。ボトムコンタクト電極として用いた Au/Al 電極の垂直性により 50 nm に厚くした場合に良好な I_D - V_D 特性が得られることが分かった。

謝辞

本研究にご協力いただいた日立中央研究所の藤崎芳久氏に感謝致します。

参考文献

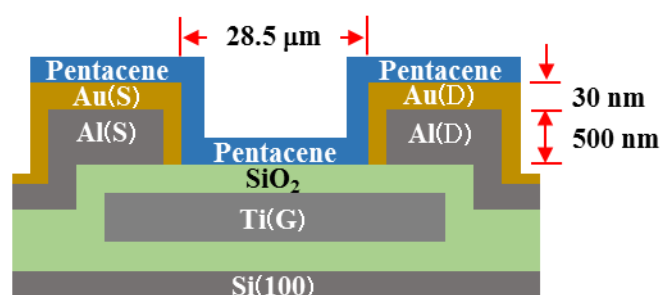
[1] Mamishev et al., IEEE, **92**, pp. 808-845 (2004).[2] Jae et al., ECS, **12**, pp. 285-287 (2009).

図 1 くし型電極ボトムコンタクト型 OFET のデバイス構造

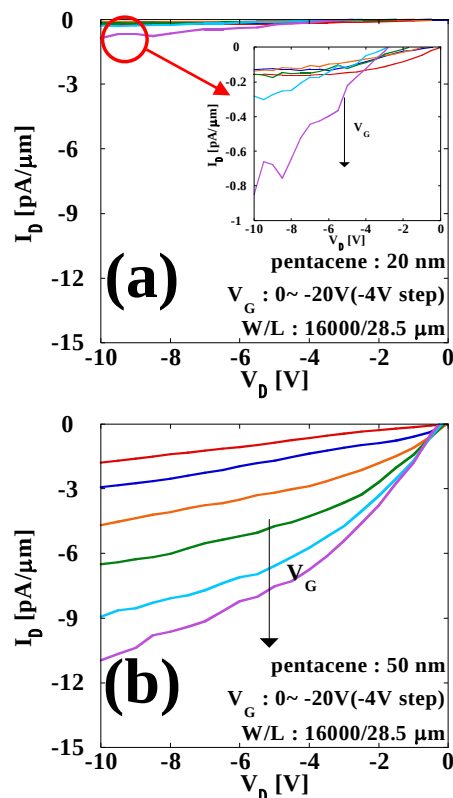


図 2 I_D - V_D 特性のペンタセン膜厚依存性。(a) 20 nm、(b) 50 nm。