MONOS 型メモリの消去速度と保持特性を両立するための SiN 膜設計指針

A guideline for SiN design for the improvement of both erase and retention

performances in MONOS memories

(株)東芝 研究開発センター LSI 基盤技術ラボラトリー

○藤井 章輔, 安田 直樹

Advanced LSI Technology Laboratory, Corporate R&D Center, Toshiba Corporation

°Shosuke Fujii, Naoki Yasuda

E-mail: shosuke.fujii@toshiba.co.jp

【はじめに】次世代メモリの有力な候補として、Metal-Oxide-Nitride-Oxide-Silicon (MONOS)型 メモリの研究開発が進められている。MONOS型メモリの消去速度を向上させる技術としてSi-rich SiN を電荷蓄積層に採用する検討が進められているが、Si-rich SiN MONOS はデータ保持劣化が顕 著なことが明らかになっている。また、SiN 層を Si/N 組成の異なる二層の積層構造とすることで、 Si-rich SiN の消去速度を維持しつつデータ保持特性を向上できることが知られているが、詳細な メカニズムは明らかになっていない。我々はこれまでに Si-rich SiN MONOS のデータ保持メカニ ズムを詳細に調べ、電子の捕獲位置が SiN/ブロック膜界面に局在していることがデータ保持特性 に大きな影響を及ぼしていることが明らかにした。本研究では、積層 SiN MONOS の消去速度と 保持特性の両立メカニズムについて、電荷捕獲位置と電荷の抜ける方向という観点から議論し、 さらなる特性向上のための SiN 層の設計指針について検討する。

【実験方法】トンネル膜 5nm/電荷蓄積層 SiN 5nm/ブロック膜 15nm の MONOS を用いた。データ保持特性は SiN 層に電子を蓄積した状態(書き込み状態)で、高温雰囲気で一定時間放置後のフラットバンド電圧シフト(ΔV_{fb})を評価した。また、ゲート電極に電圧を印加しながら高温放置することで、SiN 層から電子が抜ける方向を制御した。データ保持中の温度は室温から 200°C まで変化させて評価した。

【結果と考察】Fig.1 に、書き込み動作により MONOS 型メモリに書き込まれた電子の荷電中心 位置を測定した結果を示す。SiN 組成に依存せず、電子の捕獲位置は SiN/ブロック膜界面付近で ある。電荷捕獲位置が界面に局在しているため、ブロック膜界面付近の SiN 層の特徴がデータ保 持特性を決定する大きな要因となる。すなわち、電荷が抜けにくい N-rich 組成の SiN をブロック 膜界面側に用いることで、データ保持時の電荷抜けがうまく抑制されていることが考えられる。

Fig.2 に積層 SiN を用いた MONOS のデータ保持特性を示す。ブロック膜側からの電荷抜けに対 する活性化エネルギーは単層 SiN MONOS と変わらず、一方でトンネル膜側からの電荷抜けは SiN 層の構造もしくは組成依存性が見られている。すなわち積層 SiN とした場合も電荷捕獲位置は SiN/ブロック膜界面であり、ブロック膜側からの電荷抜けはブロック膜を通過する際の活性化エ ネルギーが律速し、トンネル膜側からの電荷抜けにのみ SiN 組成依存性があらわれる。これら積 層 SiN 構造で保持特性が向上するメカニズムの考察結果から、電荷の捕獲位置のみ電荷が抜けに くい特徴をもつ SiN とし、電荷を捕獲していないトンネル膜付近の SiN 層は消去速度の速い Si-rich SiN とすることが消去速度と保持特性が両立する鍵となることが明らかとなった。







Fig.2 Arrhenius plots for data retention characteristics of laminated SiN MONOS.