

Si 基板上直接貼付 InP 層の平坦性向上

Improvement of surface roughness of thin film InP layer directly-bonded on Si substrate

上智大学 理工学部, 松本恵一, 小冷亮太, 岸川純也, 下村和彦

Sophia University, Keiichi Matsumoto, Ryouta Kobie, Junya Kishikawa, Kazuhiko Shimomura

E-mail: kshimom@sophia.ac.jp

はじめに

大規模集積回路内における通信容量増大のため, InP 系半導体を Si 基板上に集積することが求められている. これに対し, 我々はこれまで薄膜化した InP 層と Si 基板を直接貼付法を用いて貼合わせ, この InP/Si 基板上に InP 系半導体結晶を成長する技術を提案してきた[1]. 直接貼付法は接合界面を-OH 基により終端した後, 加熱処理を施すことで-O-による異種材料間の密接な接合を実現する技術である[2]. しかし, 現状では図 1 に示すように, 加熱処理中に生成される H_2O 分子の凝集のため, InP/Si 接合界面においてボイドが発生しており, 再成長により光デバイスを作製した際の歩留まり・信頼性低下などが懸念される. 本研究では, 加熱処理時の昇温時間を長時間化することでボイド密度の大幅低下に成功したので報告する.

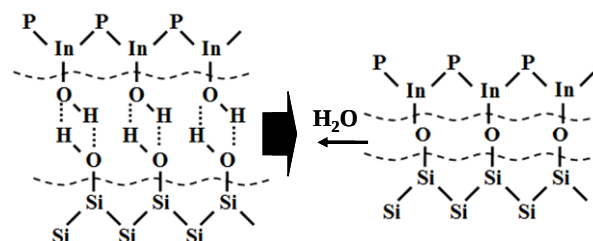
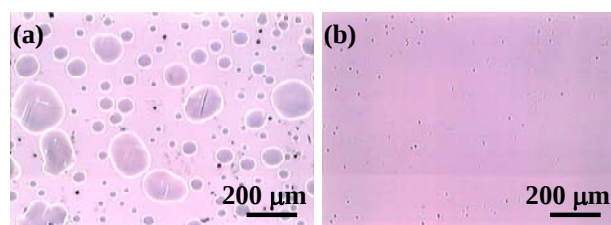
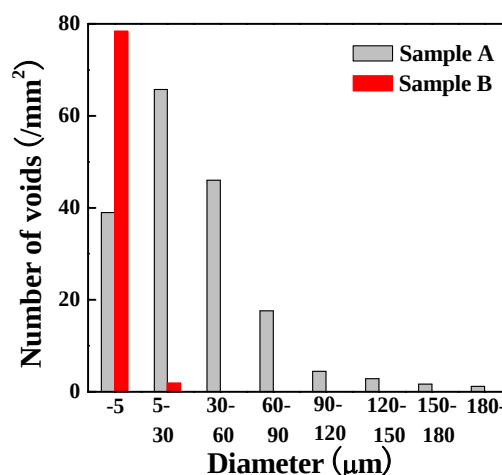
実験方法

はじめに, MOVPE 法を用いて InP 基板上に GaInAs / InP (500nm) / GaInAs を成長し, ウエットエッチングをすることで薄膜 InP 層を作製した. GaInAs 層はストップ層として機能している. Si 基板は HF 溶液を用いて表面の自然酸化膜除去を行った. そして, この InP 層と Si 基板の表面を $\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ 溶液にて-OH 基終端し, 接合することで InP/Si 基板を作製した. その後, 作製された InP/Si 基板に圧力をかけながら N_2 雰囲気下で 400°C の加熱処理を行った. この際, 400°C までの昇温時間を短時間としたもの (サンプル A) と, 長時間としたもの (サンプル B) を用意した. 400°C に到達後はいずれも 60 分の加熱処理を行った.

結果と考察

図 2 に加熱処理後の InP/Si 基板表面の様子を示す. サンプル A は様々な径のボイドが多数発生しているのに対し, サンプル B は極めて平坦な表面となっていることが確認できる. 図 3 はボイド径ごとにボイド密度をプロットしたものである. サンプル A の試料表面では直径 $180\mu\text{m}$ を超えるボイドが確認されたのに対し, サンプル B の試料表面ではそのほとんどが直径 $5\mu\text{m}$ 以下となった. 一般に, 生成された水分子は接合界面の微小な凹凸を通して外部へと拡散する[3]. 十分に時間をかけて昇温することで, H_2O 分子の凝集が発生し径の大きなボイドが形成されるよりも前に, H_2O 分子の外部への拡散が生じたと考えら

れる.

図 1. 加熱処理時の H_2O 生成図 2. 加熱処理後の InP/Si 基板表面の様子
(a) サンプル A (b) サンプル B図 3. ボイド径-ボイド密度の
昇温時間ごとの比較

参考文献

- [1] K. Matsumoto, T. Makino, K. Kimura, K. Shimomura, J. Crystal Growth, Vol. 370, pp. 133-135, May 2013.
- [2] Silke H. Christiansen, Rajendra Singh, Ulrich Gosele, Proc. IEEE, Vol. 94, no. 12, pp. 2060-2105, Dec. 2006.
- [3] H. Wada, T. Kamijyo, Jpn. J. Appl. Phys., Vol. 37, pp. 1383-1390, 1998.