MOVPE による SiO₂/Si 基板上 InGaAsP 量子井戸構造の InP 埋込み成長

Fabrication of InGaAsP/InP buried heterostructure on SiO₂/Si substrate by MOVPE

growth on InP transferred thin film

日本電信電話株式会社 NTT フォトニクス研

⁰藤井 拓郎,佐藤 具就,武田 浩司,長谷部 浩一,硴塚 孝明,松尾 慎治

NTT Photonics Labs., NTT Corporation,

$^\circ$ T. Fujii, T. Sato, K. Takeda, K. Hasebe, T. Kakitsuka, and S. Matsuo

E-mail: fujii.takuro@lab.ntt.co.jp

大規模光集積デバイスの実現に向けて、Si 基板上の任意の箇所に III-V 族半導体素子を作製する 技術が求められており、直接接合で Si 基板上に作製した InP 薄膜への結晶成長技術が研究されて いる[1, 2]。我々は Si 基板上に小型・高効率な横注入薄膜レーザを作製するために、熱酸化膜付 Si 基板上に InP 系多重量子井戸(MQW)薄膜を直接接合し、その後 MOVPE 埋込み成長により、埋 込みヘテロ構造を Si 基板上に作製したので報告する。

まず、2 インチ InP (100)基板上へエッチストップ層および InGaAsP/InGaAsP MQW 構造(膜厚 250

nm)を MOVPE 法により順次成長した。続いて成長後の InP 基板と2インチ熱酸化膜付 Si (100)基板を O_2 プラズマ処理に より親水化し、直接接合した。その後 InP 基板とエッチスト ップ層を除去し、MQW を含んだ InP 系薄膜を熱酸化膜上に 形成した。この MQW を1 μ m 幅のストライプ状に加工した 後、InP 埋込み成長を実施し、埋込みへテロ構造を作製した。 MOVPE 成長温度は 630℃、成長圧力は 30 torr とした。

埋込み成長後の基板外観を図1に示す。成長時の温度変化 に伴い、Si、SiO₂と InP の熱膨張係数差による InP 系薄膜内 へのクラック発生が懸念されるが、薄膜構造による熱応力の 影響低減効果のためこれらは生じていない。加えて、ボイド を起点とした薄膜の剥離も見られない。また図2の断面 SEM 写真に示すように、良好な埋込みヘテロ構造が形成されてい る。埋込まれた MQW の PL 強度は InP 基板上で同様に作製 した MQW の 2.7 倍であり、スペクトル形状はほぼ同様であ った (図3)。PL 強度は InP/SiO₂/Si 界面での反射のため、Si 基板上 MQW の方が InP 基板上のものより強く、埋め込み成 長前の両基板の比較でも Si 基板上の方が 2.9 倍強かった。こ のように、直接接合と埋込み成長を組み合わせて InP 基板上 と遜色のない埋込みヘテロ構造を Si 基板上に作製可能であ ることを確認した。

[1] A. Fontcuberta et al., Appl. Phys. Lett., 83, pp. 5413-5415, 2003.

[2] K. Matsumoto et al., J. Cryst. Growth, 370, pp. 133-135, 2013.



Fig. 1 Photograph of the wafer after fabricating InGaAsP/InP buried heterostructure on 2-inch SiO₂/Si wafer.



Fig. 2 Cross-sectional SEM image of the fabricated buried heterostructure.



Fig. 3 PL spectra of buried MQW on Si and on InP.