

結晶配向 γ - Al_2O_3 /Si(001)基板への回路インテグレーションと回路特性評価Circuit integration on crystalline orientated γ - Al_2O_3 /Si(001) substrate and its characterization豊橋技科大工¹, 豊橋技科大 EIIRIS² ○大石浩史¹, 赤井大輔², 石田誠^{1,2}Toyohashi Tech¹, EIIRIS² ○K. Oishi¹, K. Oe¹, D. Akai², and M. Ishida^{1,2}

Email : oishi-k@int.ee.tut.ac.jp

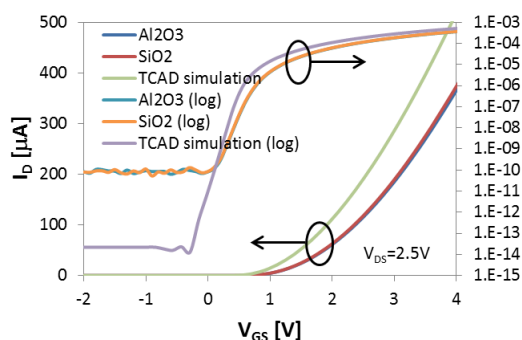
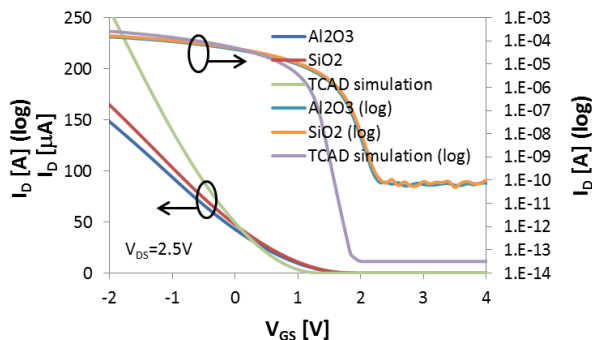
Website : <http://www.int.ee.tut.ac.jp/icg/>

【はじめに】我々は強誘電体薄膜センサと Si 集積回路を一体化したモノリシックな焦電・圧電デバイスの製作を目指している。そのために用いる材料として γ - Al_2O_3 薄膜の結晶成長について研究を行ってきた。 γ - Al_2O_3 薄膜を Si 基板上に結晶成長させ、その上に電極薄膜、強誘電体薄膜を結晶配向させることで高感度、高出力な焦電・圧電デバイスを形成できる。また集積回路を一体化することで小型、高機能なセンサデバイスの実現が期待できる^[1,2]。

本デバイスでは γ - Al_2O_3 という異種材料を有機金属化学気相成長法により 960°C の高温で Si 基板上に成長させるため、回路を形成する Si 表面及び回路素子への影響が懸念される。しかしその影響について詳しく調査はされていない。そこで回路素子を集積化した γ - Al_2O_3 基板を γ - Al_2O_3 を成長させていない SiO_2 基板との比較を行い回路への影響を評価した。

【実験方法】 γ - Al_2O_3 結晶成長は Si 基板表面への影響を小さくするため、 SiO_2 膜をマスクとして成長を行った。評価した回路素子は n 型エンハンスメント、n 型ディプレッション、および p 型エンハンスメントの 3 種類の MOSFET (nEMOS, nDMOS, pEMOS) である。そして Synopsis 社の Sentaurus TCAD のプロセス・デバイスシミュレーション結果との比較も行った。またインバータやソースフォロワ回路等についても評価した。

【結果】実際に γ - Al_2O_3 結晶成長をした Si 基板上へ形成した nEMOS と pEMOS の I_D - V_{GS} 特性を図 1, 2 に示す。それぞれ γ - Al_2O_3 基板と SiO_2 基板とではほぼ一致する特性を確認できたことから γ - Al_2O_3 による Si 表面への影響はないと考えられる。すべての素子において γ - Al_2O_3 基板と SiO_2 基板に差は無く動作していたが、閾値など TCAD シミュレーション結果との若干のずれが確認できた。これはゲート酸化膜厚やチャネルインプラ用保護酸化膜厚のずれが原因であると考えられるため、設計時に調整が必要である。 γ - Al_2O_3 /Si 基板への回路素子のインテグレーションは通常の Si 集積回路作製との差異がなく、デバイス作製に有用であることが示せた。

図 1 nEMOSFET の I_D - V_{GS} 特性図 2 pEMOSFET の I_D - V_{GS} 特性

[1] D. Akai et al., J. Cryst. Growth, 259 (2003) 90

[2] D. Akai et al., App. Phys. Lett., 86 (2005) 202906