4H-SiC(000-1)C 面における wet 酸化界面構造の雰囲気による相違

Difference of SiO2/4H-SiC C-face interface structures grown in various wet-oxidation ambient

¹東京大学大学院工学系研究科 マテリアル工学専攻、²JST さきがけ

^O平井 悠久¹、喜多 浩之^{1,2}

¹Dept. of Materials Engineering, The Univ. of Tokyo, ²JST-PRESTO, [°]H. Hirai¹ and K. Kita^{1,2} E-mail: hirai@scio.t.u-tokyo.ac.jp

[背景と目的] SiC 熱酸化において、熱酸化に伴う C 蓄積を回避しやすい反応条件^[1]を熱力学的観点から選 ぶことは重要であると考えられる。我々はこれまで赤外分光法(IR)による解析に基づき、4H-SiC C 面上の熱 酸化膜には、界面近傍<~3 nm において Si 面上と比較して大きな構造変化が存在することを指摘してきた^[2]。 Si 面はドライ酸化のみで良好な界面特性を得るための条件が熱力学的に抽出されるのに対し^[3]、本質的に 大きな歪を持つ C 面では、熱力学的最適点を決定する因子が複雑であると考えられる。ここで、C 面上の wet 雰囲気での酸化で、ドライ酸化よりピーク移動度が高い MOSFET が報告されている^[4]ことに注目すると、wet 酸化はドライ酸化とは異なる界面構造を与えている可能性がある。そこで我々は C 面上の熱酸化界面の構 造に対する熱力学的条件および wet 酸化の効果を評価することを目的とした実験を行った。

[実験] n 型エピタキシャル層(ドープ濃度 1~3×10¹⁶ cm⁻³)を有する 4H-SiC(0001)Si 面および(000-1)C 面基 板を RCA+HF 洗浄し、ドライ O₂ 雰囲気および、O₂, N₂, Ar-H₂(5%)を純水に通し *p*H₂O≒0.2 atm とした 1000°C wet 雰囲気(それぞれ wet-O₂, wet-N₂, wet-H₂と呼ぶ)で熱酸化膜を形成し、全反射減衰法を用いた FT-IR 測定により評価した。またゲート電極を Au、バックコンタクトを Ni として MOS キャパシタを作成した。

[結果および考察] ドライ酸化 MOS について、熱力学的に C 蓄積が起こりにくいと考えられる^[1]高温低酸素分 圧下で、図1に示すようにCV特性の改善が見られた。このことからC面上のMOS界面特性は熱力学的条 件で制御可能であり、この温度で低酸素分圧酸化が有効だと分かる。次に wet 雰囲気での酸化を調べたとこ ろ、もともと酸素を含まない wet-N₂, wet-H₂でも SiO₂膜が形成された。成長した 30 nm 程度の熱酸化膜の FT-IR 測定の結果、Si-O-Si 結合に帰属される吸収ピーク位置はドライ酸化の場合と2 cm⁻¹程度の範囲で同 様に観測されており、バルクの膜質はドライ酸化と同様である。なお今回の実験条件で、気相中での水蒸気 の熱分解による酸素生成量は、担体ガス中の不純物酸素量以下であると考えられる。wet 酸化では酸素分 圧が低くても H2O の存在によって酸化膜の成長が可能であり、これが wet 酸化とドライ酸化との熱力学的な 違いの一つであると考えられる。また、wet 酸化の雰囲気効果は Si-H 結合の有無から明確に観察された。ま ず図2に示すように、wet-O2ではSi-H結合の伸縮振動に帰属されると考えられる吸収ピーク^[5]が2110 cm⁻¹ 付近に観測された。Si-H ピーク強度は酸化膜を徐々にエッチングしても一定であり、この Si-H 結合は界面近 傍に局在していることがわかる。この結合はSi面上では観測されずC面の界面構造に由来すると考えられる。 しかし wet-N₂, wet-H₂では Si-H 結合はほぼ観測されなかった。C 面上で水素リッチな wet 処理により優れた MOS 特性が得られるという報告^[6]に基づいて考察すると、Si-H 結合は高濃度の Si 未結合手が界面に形成さ れたときにその一部を終端しており、低酸素分圧下での wet 酸化では Si 未結合手の生成自体が抑制される と想像される。[1]喜多ら、本講演会 [2]H. Hirai and K. Kita, APL 103, 132106 (2013). [3]菊地ら、本講演会 [4]K. Fukuda et al., APL 84, 2088 (2004). [5]M. H. Brodsky et al., PRB 16, 3556 (1977). [6]M. Okamoto et al., ICSCRM2013(Miyazaki), p. 10.





Fig. 1 1 MHz CV curves obtained from MOS capacitors with gate oxides grown at 1300°C in pure O_2 (100% O_2) and in 2% O_2 followed by pure N_2 treatment (low pO_2).

