

HfO₂ 成膜前アニールにより形成した GaO_x パッシベーション層形成による Sub-1.0 nm EOT HfO₂/In_{0.53}Ga_{0.47}As nMISFET の電子移動度向上 Electron mobility improvement due to GaO_x passivation layer formed by pre-deposition anneal in HfO₂/In_{0.53}Ga_{0.47}As nMISFET with sub-1.0 nm EOT

産総研 連携研究体グリーン・ナノエレクトロニクスセンター¹, 住友化学(株)²
○小田 穰¹, 入沢 寿史¹, 上牟田 雄一¹, W. Jevasuwan¹, 前田 辰郎¹, 市川 磨², 石原 敏雄²,
長田 剛規², 手塚 勉¹

Collaborative Research Team Green Nano-electronics center GNC¹, Sumitomo Chemical Co., Ltd.²
M. Oda¹, T. Irisawa¹, Y. Kamimuta¹, W. Jevasuwan¹, T. Maeda¹, O. Ichikawa², T. Ishihara², T. Osada², T. Tezuka¹

E-mail: minoru2.oda@aist.go.jp

【序論】 近年、その高い電子移動度ゆえ、InGaAs などの III-V 材料は Si に替わる nMISFET チャンネル材料として注目を集めている。HfO₂ は $k \sim 20$ と EOT スケーリングに適したゲート絶縁膜材料である一方、HfO₂/InGaAs nMISFETs においては、Al₂O₃ ($k \sim 9$)を用いた InGaAs nMISFET に比べ、伝導帯内の界面準位や、表面ラフネスの影響により反転電子移動度が低くなることが指摘されている[1, 2]。低電圧動作 CMOS 実現の上で、低 EOT かつ高移動度の nMISFET を実現する必要があるが、HfO₂/InGaAs においては低 EOT と高移動度を両立させたという報告は今のところない。本研究では、ALD-HfO₂ 成膜前アニールという簡便な手法によって、HfO₂/InGaAs MIS 界面特性を向上させ、移動度を増大させることが可能であることを報告する。

【実験】 デバイスは以下のように作製された。 $N_a = 3 \times 10^{16} \text{ cm}^{-3}$ の濃度に Zn がドーパされた、p-In_{0.53}Ga_{0.47}As/InP 基板を準備し、これを(NH₄)₂S 溶液処理直後に ALD チャンバーに導入した。一方の試料においては、ALD チャンバー導入後に Ar 雰囲気(5 torr)、300 °Cにて 30 分間のアニールを行った。その後、200 °Cまで温度を下げ、50 cycle の HfO₂ を堆積した。他方、参照用試料として ALD チャンバー導入後、アニールせずに 200 °Cで 50 cycle の HfO₂ を堆積した試料も作製した。ゲート絶縁膜を堆積した後、ゲートメタルとして TaN 20 nm を成膜し、リソグラフィと RIE プロセスによってゲートは形成された。その後、セルフアラインプロセスで S/D 領域に Ni-InGaAs 合金層を N₂ 雰囲気、350 °Cにて 5 分間アニールすることで形成した。S/D 領域、および裏面のコンタクト抵抗を下げるため、それぞれの領域に Al が堆積された。デバイスの構造評価は断面 TEM、および XPS により行った。また、電気特性評価では C_{gc} - V_g 、 J_g - V_g 、 I_d - V_d 特性の評価を行った。

【結果】 図 1 に、XPS により測定された ALD-HfO₂ 成膜前アニール有無による、界面状態の差異を調べた結果を示す。アニールを行うことで、GaO_x ピーク付近のスペクトル強度が増大していることが分かり、界面の GaO_x が増加していることが示唆された。アニール後の GaO_x の膜厚はおおよそ 0.2 nm であると見積もられ、非常に薄い GaO_x 界面層が形成されていることが分かった。図 2 にアニールを行ったデバイスの C_{gc} - V_g を示す。フラットバンド付近の周波数分散も小さく、バンドギャップ中の界面準位密度が小さいことが示唆される。また図 2 より見積もられた EOT は 0.64 nm であり、アニールによる EOT の増加は確認されなかった。図 3 に成膜前アニール有無の HfO₂/InGaAs nMISFET における、移動度の表面電荷密度依存性を示す。全 N_s 領域にわたって移動度向上が確認され、特に $N_s = 3 \times 10^{12} \text{ cm}^{-2}$ で移動度 1240 cm²/Vs を示し、HfO₂ 成膜前アニールによって、おおよそ 90%の移動度向上が確認された。図 4 に $N_s = 3 \times 10^{12} \text{ cm}^{-2}$ における移動度と、EOT に関するベンチマークを示す。アニールを行わない場合、EOT < 1.0 nm では過去の文献値より低い移動度を示すが、アニールを行ったものは EOT < 1.0 nm において最高移動度を示すことが分かった。以上のことから、ALD-HfO₂ 成膜前アニールを用いた HfO₂/InGaAs nMISFET は、低 EOT と高移動度を達成するうえで有望な構造であることが分かった。

【謝辞】 本研究は、政府の最先端研究開発支援プログラムにより、助成されたものです。

【参考文献】 [1] N. Taoka et al., IEDM, p610 (2011) [2] M. Oda et al., SSDM, p797 (2012) [3] H. Zhao et al., J. vac. Sci. Technol. B, 27(4), p2024 (2009) [4] Y. -T. Cheng et al., IEEE Trans. Electron Device Lett., 32, p1531 (2011) [5] J. Lin et al., IEDM, p401, 2008

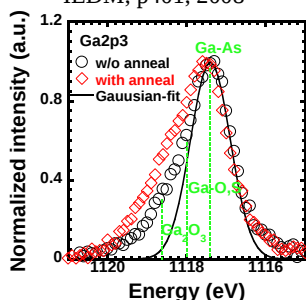


図 1 HfO₂/InGaAs における、成膜前アニール有、およびアニール無しの時の Ga2p3(右)の XPS スペクトル。

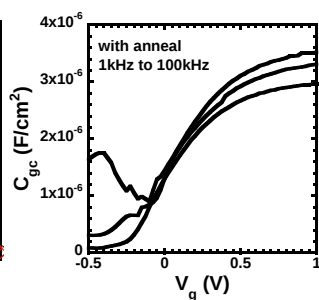


図 2 アニールを行った HfO₂/InGaAs における、1kHz~100kHz にて測定した C_{gc} - V_g 。

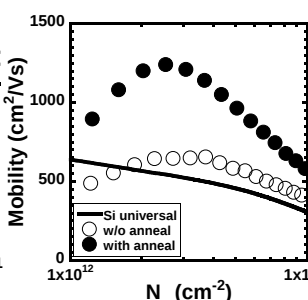


図 3 HfO₂/InGaAs nMISFET における、成膜前アニール有無の移動度の表面電荷密度依存性。白点がアニールなし、黒点がアニールありの移動度を示す。

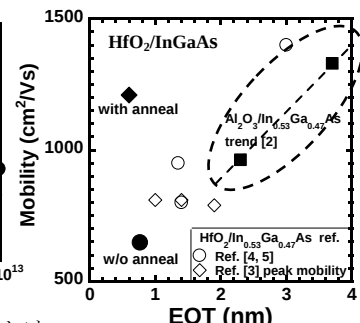


図 4 HfO₂/InGaAs nMISFET における $N_s = 3 \times 10^{12} \text{ cm}^{-2}$ 移動度-EOT のベンチマーク。黒点が本研究の結果、白点は参考文献値を示す。