

バルクマイクロマシニングを用いた中空構造 a-InGaZnO TFT の開発

Suspended Amorphous Indium-Gallium-Zinc Oxide Thin-Film Transistors Fabricated by Bulk Micromachining Techniques

山形県工業技術センター¹, NLT テクノロジー (株)² °岩松 新之輔¹, 竹知 和重²,

阿部 泰¹, 矢作 徹¹, 田邊 浩², 小林 誠也¹

Yamagata Research Institute of Technology¹, NLT Technologies, Ltd.²

°Shinnosuke Iwamatsu¹, Kazushige Takechi², Yutaka Abe¹, Toru Yahagi¹,

Hiroshi Tanabe², and Seiya Kobayahi¹

E-mail: iwamatsush@pref.yamagata.jp

【はじめに】 a-InGaZnO は、汎用的な成膜装置により薄膜形成が可能であることから、フラットパネルディスプレイ用駆動素子のみならず、電子回路、センサデバイス等への応用が検討されている。我々は、a-InGaZnO 薄膜の残留応力が成膜圧力により制御可能であることを明らかにしており、薄膜ベースの MEMS デバイスとの親和性が高い材料と考えている。本研究は、a-InGaZnO の MEMS デバイスへの応用を目的として、バルクマイクロマシニングにより形成したダイアフラムにより TFT を保持した中空構造 a-InGaZnO TFT の作製について検討した。

【実験】 中空構造 a-InGaZnO TFT の試作には、厚さ 200 μm の Si 基板を用いた。結晶異方性エッチングにより、基板裏面に深さ 180 μm のキャビティ構造を形成し、基板表面に自立膜となるシリコン窒化膜 (SiN 膜) をプラズマ CVD により形成した。TFT は、SiN 膜上にフォトリソグラフィーを用いて作製した。TFT を完成させた後、基板裏面に残存した厚さ 20 μm の Si 基板を、SF₆ プラズマエッチングにより除去し、ダイアフラム形状の中空構造を形成した。

【結果及び考察】 作製した中空構造 a-InGaZnO TFT の断面構造を図 1 に示す。中空領域は 285 μm □ とし、膜厚 200 nm の SiN 膜により TFT を保持する構造とした。本研究では、TFT を構成する各層の膜応力をトータルで引張応力に制御している。その結果、図 2 (a) に示すとおり、膜剥離、断線、構造の歪み無くダイアフラム上に TFT を形成することができた。また、図 2 (b) に示す裏面観察の結果からは、TFT 下層のシリコン基板が完全に除去され、SiN 膜により構造が保持されていることを確認した。今後は、TFT 特性の評価を行い、ガラス基板上に形成した素子との比較を行う予定である。

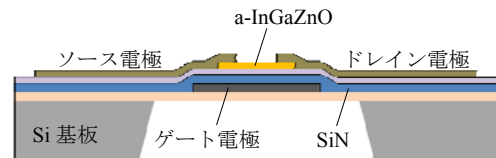
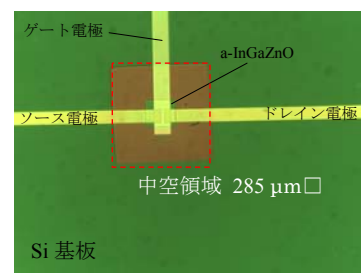
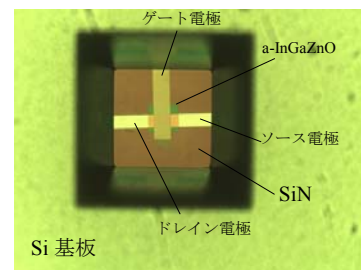


図 1 中空構造 a-InGaZnO TFT の断面構造



(a) 基板表面



(b) 基板裏面

図 2 中空構造 a-InGaZnO TFT の光学顕微鏡写真