

低温熱 CVD 法による 300mm ウェハ上への 多層グラフェン合成プロセスの開発

Process development for multi-layer graphene growth
on 300mm Si wafer by low-temperature thermal CVD

超低電圧デバイス技術研究組合, °西出大亮, 松本貴士, 伊東伴, 山崎雄一, 片桐雅之, 宮崎久生
加賀谷宗仁, 井福亮太, 和田真, 齋藤達朗, 北村政幸, 渡邊勝仁, 佐久間尚志, 梶田明広, 酒井忠司

Low-power Electronics Association & Project (LEAP)

°D. Nishide, T. Matsumoto, B. Ito, Y. Yamazaki, M. Katagiri, H. Miyazaki, M. Kagaya,

R. Ifuku, M. Wada, T. Saito, M. Kitamura, M. Watanabe, N. Sakuma, A. Kajita, T. Sakai

E-mail: nishide@leap.or.jp

グラフェンはその特異かつ魅力的な物性のため、次世代の配線・デバイス等への応用が期待されている。グラフェンの合成手法は 1000℃程度の熱 CVD 法が主であるが、このような高温では期待される集積回路基板上への直接形成や多層積層構造への対応は困難である。本研究では、この課題解決に向けた低温 (<700℃) 熱 CVD 法による 300mm ウェハ上での多層グラフェン合成プロセス開発について報告する。

合成プロセス開発は、300mm 基板対応のナノカーボン成長装置を用い[1]、Ni を触媒層として成膜した 300mm 径 Si 基板上で行った。プロセスパラメータとして、Ni 触媒層の作成条件、CVD 前処理、CVD 成長条件等を変化させ、電子顕微鏡観察、ラマン分光、剥離膜の四探針抵抗測定等から評価した。その結果、CVD 成長条件においては、プロセス時の H_2/C_2H_2 比と合成されるグラフェンのラマン G/D 比に相関があることが見られ (図 1)、 H_2/C_2H_2 比を低減することでグラフェン品質を改善した。また、G/D 比向上により膜抵抗は低減する傾向が見られた。触媒層では、アニーリングにより Ni 触媒のグレインサイズ拡大と、その後の CMP 処理による平坦化がグラフェン品質の向上に効果的であることを見出した。図 2 に、触媒前処理および CVD 成長条件を最適化し作成した試料の断面 TEM およびラマンスペクトルを示す。発表ではさらに各種手法で評価したグラフェン品質と膜抵抗との相関について報告する。

本研究開発は、経済産業省および NEDO の委託事業「低炭素社会を実現する超低電圧デバイスプロジェクト」にて実施した。

[1] 西出大亮他, 2012 年春季応用物理学講演会, 17p-B2-11

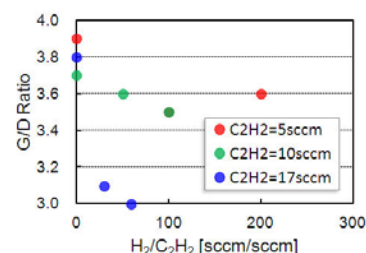


図 1 : グラフェンのラマン G/D 比の CVD 時 H_2/C_2H_2 比依存性

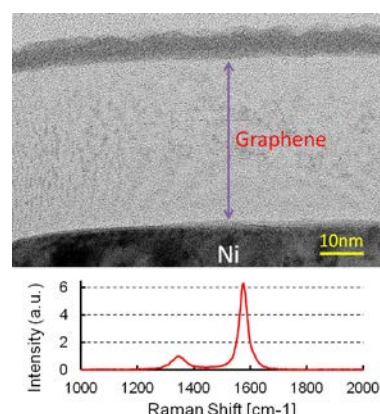


図 2 : 事前平坦化処理+低 H_2/C_2H_2 比条件で作成したグラフェンの断面 TEM およびラマンスペクトル