18p-E5-2

界面トラップによるクーロン散乱を取り入れた SiC-MOSFET のキャリア移動度モデル

Carrier mobility model for SiC-MOSFETs including Coulomb scattering by interface traps

九州産業大学　○野口　弘樹，園田　優，村上　英一

Kyushu Sangyo University, ○Hiroki Noguchi, Yuu Sonoda, and Eiichi Murakami

E-mail:eiichi@te.kyusan-u.ac.jp

1. 緒言

SiC は高耐圧化と低抵抗化の両立が可能な、次世代のパワーデバイス向けに大いに期待されているワイドバンドギャップ半導体である。しかし、MOS 界面のキャリア移動度が小さいこと、結晶に起因するゲート絶縁膜欠陥が多いことが大きな課題であり、現在も改良研究が続いている。

本研究では前者に着目し、SiC－MOSFET の移動度決定メカニズムを界面トラップの役割を中心として、解明することを目的とする。[1) 2)]

2. 研究方法

ソースメジャーユニットと耐熱ケーブルで接続されたソケットに市販 SiC-MOSFET を装着し、小型恒温槽に入れ、ソース・ドレイン端子に対して 4 端子接続を用いて測定を行った。

なお、キャリア移動度モデルの構築にあたり、Excel のソルバー機能による最小２乗法を用いた。

3. 結果

小型恒温槽内の温度を RT(27℃)から 200℃まで変化させ、SiC-MOSFET にドレイン電圧 Vds= 0.05V をかけた時の I-V 特性の変化を測定した。

測定したデータをもとに、界面トラップによるクーロン散乱[1)]を取り入れたキャリア移動度モデル式を適用し、I-V 特性モデル式の実験データへのフィッティングを行った（図 1）。

フォノン散乱と界面ラフネス散乱による移動度は、Si の経験則による式を使用し、そこに、界面トラップによるクーロン散乱とその遮蔽効果を組み込んだ下式を追加した。実効移動度は、マティーセン則に従って計算した。

$$\mu_c = \beta_c \left(\frac{T}{300}\right)^{1.5} (V_{gs} - V_{th})$$

フィッティングで得られたしきい電圧の温度による変化を、理論値（界面トラップ密度 $3\times10^{11}\mathrm{cm}^{-2}$ と仮定）及び外挿 Vth と比較して図２に示す。

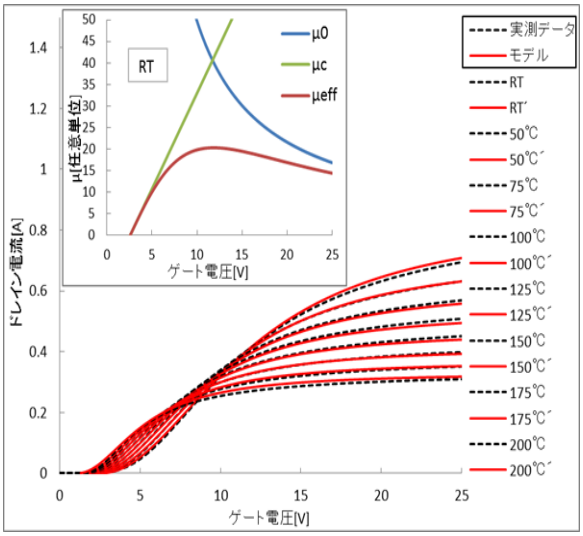

図 1:フィッティング結果

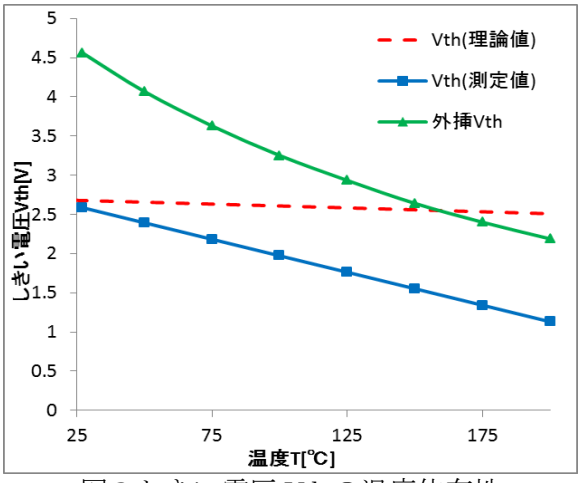

図 2:しきい電圧 Vth の温度依存性

4. 結論

SiC-MOSFET の界面トラップによるクーロン散乱を、成熟した Si-MOSFET の物理的知見を活用してモデル化し、室温から 200℃の動作温度域において、実験とよく一致するキャリア移動度モデルを初めて構築した。

5. 参考文献

1) Shin-ichi Takagi, et al, IEEE Electr. Dev. 41, (1994), pp. 2357-2362.

2) Hiroshi Yano, et al, IEEE Electr. Dev. Lett. 20, (1999), pp. 374-376.

© 2014 年　応用物理学会