

超並列電子線描画装置用アクティブマトリクス nc-Si 面電子源の開発 (IV)

Active-Matrix nc-Si Electron Emitter Array for Massively Parallel Direct-Write EB System (IV)

東京農工大¹, 東北大², (株)クレストック³

○池上尚克¹, 小島明^{1,3}, 吉田孝², 西野仁², 吉田慎哉², 宮口裕², 室山真徳², 大井英之³, 越田信義¹, 江刺正喜²

Tokyo Univ. of Agri. & Tech.¹, Tohoku Univ.², CRESTEC Co.³

○N.Ikegami¹, A.Kojima^{1,3}, T.Yoshida², H.Nishino², S.Yoshida², H.Miyaguchi², M.Muroyama², H.Ohyi³, N.Koshida¹ and M.Esashi²

E-mail: nikegami@cc.tuat.ac.jp

【はじめに】

ナノ結晶シリコン (nc-Si) 弾道電子源の特長 (面放出性、高指向性、低電圧駆動性、プロセスの汎用性) を活かしてアクティブマトリクス駆動回路と一体化したエミッタアレイを構成し、超並列電子線 (EB) 描画装置の開発を行っている。これまでに、アクティブマトリクス LSI との集積化に適合した nc-Si 弾道電子エミッタアレイを Si 基板上に製造するプロセスの設計・素子試作を行い、1:1 等倍露光を確認した [1, 2]。今回は、本方式による縮小一括露光の実現に向けて、プロセス、電子加速・光学系などの要素技術およびシステム化の検討を進めた結果について報告する。

【実験と検討】

1. 電子源構造

設計・試作したアクティブマトリクス nc-Si 電子エミッタアレイの断面模式構造を図 1 に示す。アレイ状の Si 貫通 (TSV: Through Silicon Via) 配線を先ず Si 基板上に形成した後、表面側に個々の TSV 電極と電気的に接続した nc-Si 電子源アレイを作製する。各エミッタ部の表面電極直下に形成される nc-Si 層が電圧印加時に電子のドリフト層として機能し、表面電極を通して弾道性電子としてトンネル放出される。個々のエミッタのサイズは $10 \times 10 \mu\text{m}^2$ で、印加電圧 15 V で数百 $\mu\text{A}/\text{cm}^2$ の均一な電子放出電流を得ることができる。同心円状に配置したエミッタを駆動用アクティブマトリクス LSI と接合させ、ブロック毎に駆動電圧を変化させることによって収差を補正する機能を組み込んだ。

2. 電子加速・光学系

図 2 に電子加速・光学系の概略図を示す。各エミッタの引き出し部分にコンデンサレンズを形成し、先ずビーム径を 1/10 に縮小する。次いで 5 kV の電圧で加速したビームを磁界レンズ系に導き、1/100 に縮小した後、レジスタターゲットに照射する。

3. システム化と露光

構成した並列露光システムを図 3 に示す。2 次元パターン情報の信号を LSI に入力してエミッタアレイを選択的に駆動し、ビームを加速・縮小する。現在、並列 EB 露光技術としてはいくつかの方法が提案され試作もなされ

ているが、それらと比較すると、本方式には①アクティブマトリクス駆動との一体化、②ビーム加速電圧が低い、③電子光学系が簡便、などの特長がある。これらを検証するためマスクレス一括露光の結果を報告する。

【参考文献】

[1] N. Ikegami et al., J. Vac. Sci. & Tech. B **31**, 06F703 (2013).

[2] 池上他, 2013 年秋季応用物理学会予稿集 16p-A13-7.

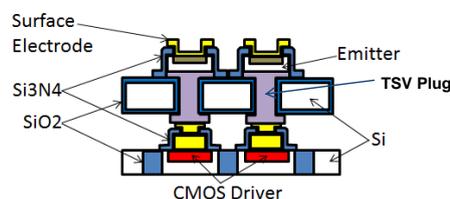


図 1. nc-Si 電子源アレイの構造

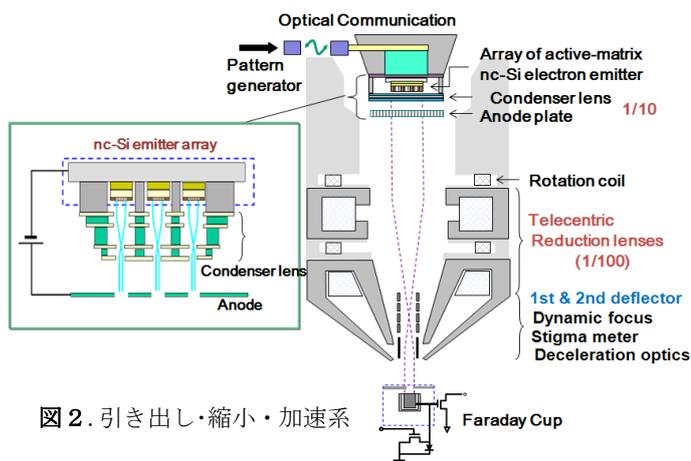


図 2. 引き出し・縮小・加速系

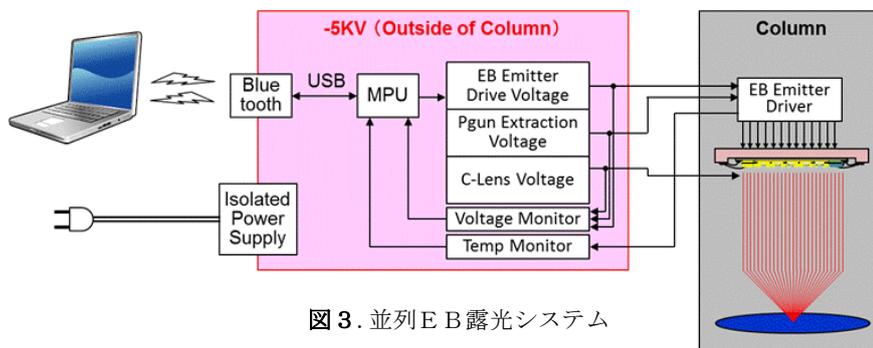


図 3. 並列 EB 露光システム