

フレキシブル基板上での単結晶シリコン MOSFET の作製

Fabricating single-crystalline Silicon MOSFETs on flexible substrate

広大院 先端研 ○酒池 耕平^{1,2}, 赤澤 宗樹¹, 中村 将吾¹, 東 清一郎¹Grad. School of AdSM, Hiroshima Univ.¹, JSPS Research Fellow DC²°K. Sakaike^{1,2}, M. Akazawa¹, S. Nakamura¹, and S. Higashi¹E-mail: semicon@hiroshima-u.ac.jp

序>これまでに、対向密着した中空構造 SOI 層と転写先フレキシブル基板との間に水を介在させ、水を蒸発させる過程で発生する強いメニスカス力を利用することで、転写先フレキシブル基板上に必要な位置に局所的に単結晶シリコン(c-Si)膜を転写形成できることを報告してきた[1-4]。このような転写技術を用いて、高性能 c-Si MOSFET を~150°C 以下の低温でフレキシブル基板上に必要な位置に局所的に作製する新技術を確認することができれば、フレキシブルエレクトロニクスの飛躍的な進歩が期待できる。本研究では、中空構造 SOI 層を用いた低温転写技術を応用し転写先 PET 基板上で c-Si MOSFET の作製を試みた。

実験>SOI基板(SOI層: p-type Si(100), 10-30 Ω·cm)を、3 μm × 5 μmのライン両端に20 μm × 20 μmの正方形のSi膜を配置したドッグボーン形状にパターンニングした。ここで、ライン両端のSOI層は 2 μm × 2 μmのスペースを3 μm間隔で配置した網目形状としている。次に、ソース、およびドレイン領域に $1 \times 10^{15} \text{ cm}^{-2}$ のリンを、チャネル領域には $1 \times 10^{11} \text{ cm}^{-2}$ のボロンをイオン注入後、電気炉(1000°C、10分間)でリンおよびボロンの活性化を行った。次に、BOX層(SiO₂層)を33%のHFにて約1分30秒エッチングすることによりSiO₂柱に支えられた中空構造SOI層[単結晶Si(c-Si)層]を形成した [2-4]。ここで、良好なc-Si/絶縁膜界面を形成する為に中空構造c-Si膜を熱酸化(1000°C、4分間)し、11 nmのSiO₂層を形成した (Fig.1(I))。酸化膜形成後、フォーミングガス(H₂ + N₂: 3%)雰囲気中にて400°Cで30分間の熱処理を行った。中空構造SOI層を熱酸化することにより、SOI層表裏全面にSiO₂層の形成が可能となり、転写時に表裏が逆転しても高品質なSiO₂層をゲート絶縁膜として利用することができる。さらに、SiO₂層により転写先フレキシブル基板からSi膜への不純物の混入防止も期待できる。この試料と、転写先ポリエチレンテレフタレート(PET)基板とを8 μLの純水を介して対向密着させ、80°Cのホットプレート上で約15分間水分を蒸発させた後、基板を分離することによりc-Si 膜をPET基板上へ転写した(meniscus-force-mediated layer-transfer : MLT [4]) (Fig.1(II))。最後に、コンタクトホールを形成後、真空蒸着法によりAlを蒸着しソース、ドレインおよびゲート電極を形成した(Fig.1(III))。SOI層転写後の(フレキシブル基板上での)プロセス最高温度は130°Cである。

結果及び考察>PET基板上に作製した転写 c-Si MOSFETの電気特性を確認したところ、 10^8 を超える高い on/off 比を持つ典型的なトランジスタ特性が確認できた。Fig.2 に最大特性を示したフレキシブル c-Si MOSFET の(a) I_d - V_g および(b) I_d - V_d 特性を示す。MOSFET 寸法は、 $L = 3.7 \mu\text{m}$ 、 $W = 3.0 \mu\text{m}$ としている。この時の電界効果移動度(μ_{FE})は、 $609 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ を示し、非常に良好なトランジスタ特性が得られた。さらに、同一 PET 基板上に作製した c-Si MOSFET 20 個の I_d - V_g 特性を Fig.3 に、実際に作成した c-Si MOSFETs の写真を Fig.3 の挿入図に示す。この時の μ_{FE} およびスレッシュホールドシング(S)の平均値はそれぞれ、 $408 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ および 67 mV/dec.を示した。以上の結果から、中空構造 SOI 層を用いた上述の低温プロセスにより高性能 c-Si MOSFET をフレキシブル基板上に必要な位置に局所的に作製できることを明らかにした。

結論>本低温転写技術を用いることで高性能 c-Si MOSFET をフレキシブル基板の耐熱温度以下で作製できることを実証した。

謝辞>本研究の一部は広島大学ナノデバイス・バイオ融合科学研究所(RNBS)の施設を用いて行われ、最先端・次世代研究開発支援プログラム(NEXTプログラム)の下に行われた。[1] 酒池 他, 第73回秋季応用物理学会学術講演会, (19p-B4-11) [2] 中村他, 第73回秋季応用物理学会学術講演会, (18a-A4-3) [3] 赤澤 他, 第73回秋季応用物理学会学術講演会, (19p-B4-12) [4] K. Sakaike et al., Jpn. J. Appl. Phys. 53, 018004 (2014).

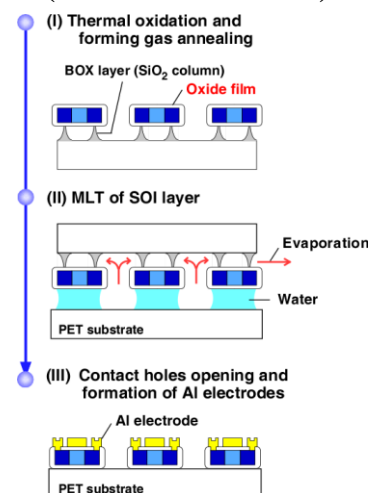


Fig. 1 Schematic diagram of a process flow of the c-Si MOSFET fabrication on PET by MLT.

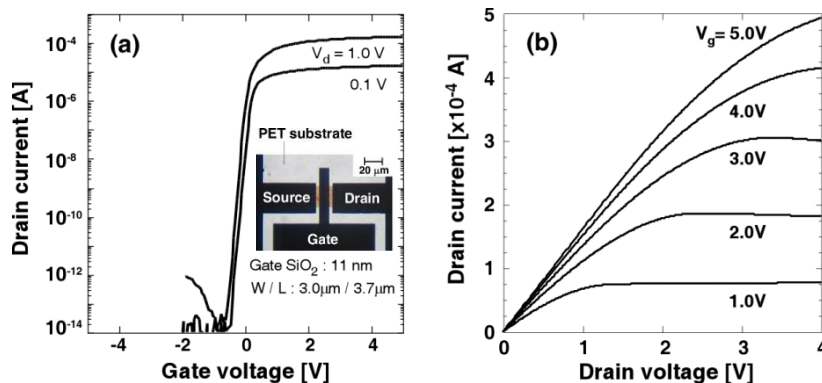


Fig. 2 (a) I_d - V_g and (b) I_d - V_d characteristics of the c-Si MOSFET that showed the maximum field-effect mobility. The inset shows a microscope image of the transferred c-Si MOSFET.

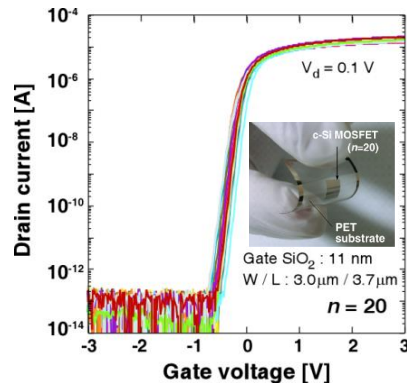


Fig. 3 Characteristics of 20 MOSFETs fabricated on PET with transferred Si films. The inset shows a photograph of the flexible MOSFETs sheet.